

ELECTRONIC CONTROL DEVICE FOR VEHICLE

Publication number: JP9151780

Publication date: 1997-06-10

Inventor: OKAMOTO MASATO

Applicant: TOYOTA MOTOR CORP

Classification:

- international: **B60R16/02; F02D41/26; F02D45/00; G01M17/007; G06F11/30; G06F15/177; B60R16/03; B60R16/02; F02D41/00; F02D45/00; G01M17/007; G06F11/30; G06F15/16; B60R16/03; (IPC1-7): F02D45/00; B60R16/02; G06F11/30**

- European: F02D41/26D

Application number: JP19950315376 19951204

Priority number(s): JP19950315376 19951204

Also published as:



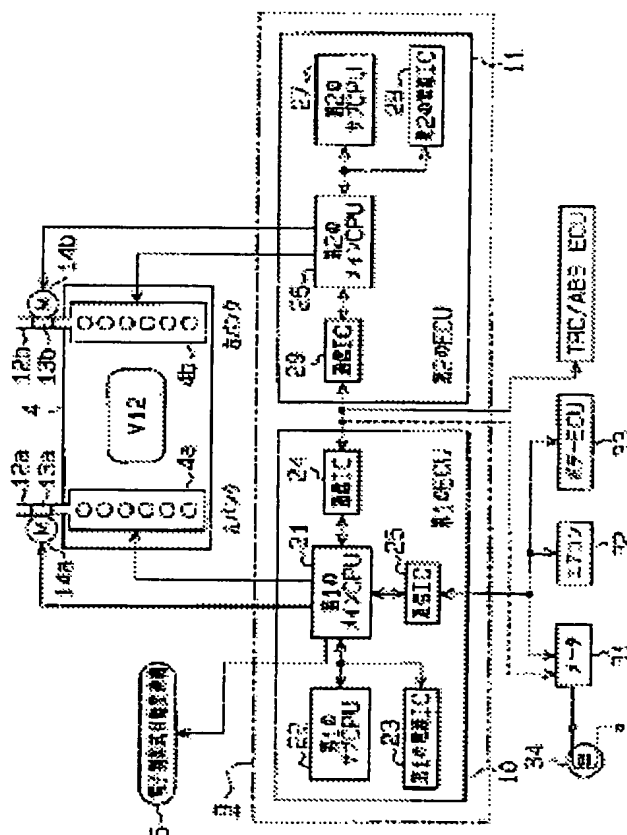
US5987365 (A1)

DE19650104 (A)

Report a data error here

Abstract of JP9151780

PROBLEM TO BE SOLVED: To properly detect abnormality of each ECU and concretely specify its abnormal part, in an electronic control device having a pair of electronic control units (ECU) independent of each other governing various control objects functionally shared in a vehicle. **SOLUTION:** Main CPUs 21, 26 and sub CPUs 22, 27 are provided in each CPU10, 11. In both the CPUs 21, 26, 22, 27, an operating condition is supervised each other. In the main CPUs 21, 26, when self ECU10, 11 is normal, a run pulse signal is transmitted to ECU11, 10 in a mate side through a communication line. In the ECU10, 11, when both the CPUs 21, 26, 22, 27 are normal, a separate run pulse signal is transmitted to ECU11, 10 in a mate side through a communication line. In the ECU10, 11, by supervising the two run pulse signals transmitted from the ECU11, 10 in a mate side, abnormality of the ECU11, 10 in the mate side is detected.



Data supplied from the esp@cenet database - Worldwide

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the electronic control for cars with which it has the 1st and 2nd computers which share the various controlled systems concerning operation of a car functionally, and manage them, and which carried out mutually-independent, and said each computer supervised each operating state mutually The communication wire for exchanging predetermined data required for control between said each computer, The pilot wire for exchanging a predetermined signal required for the monitor of said operating state between said each computer, The main processor for being prepared for said every computer, sharing a predetermined controlled system functionally and managing it, The subprocessor for being prepared for said every computer and supervising the operating state of said main processor in the same computer, The monitor means for supervising the operating state of the processor of the other party by being prepared in each of the processor of said Maine and a factice in said each computer, and exchanging a predetermined signal required for a monitor mutually, It is prepared for said every computer. When a self computer is normal The means of communications for exchanging the 1st dynamic signal reversed for every fixed period through said communication wire with said predetermined data, When it is prepared for said every computer and said Maine and said each monitor means in a factice's processor indicate that the operating state of the processor of the other party is normal When the 2nd dynamic signal reversed for every fixed period is outputted to the computer of the other party through said pilot wire and said each monitor means does not indicate that the operating state of the processor of the other party is normal The monitor result output means for outputting signals other than said 2nd dynamic signal to the computer of the other party through said pilot wire, The electronic control for cars characterized by having a malfunction detection means for detecting the abnormalities of the computer of the other party by being prepared for said every computer and supervising the 1st [which is sent through said communication wire and said pilot wire], and 2nd dynamic signals.

[Claim 2] The electronic control for cars characterized by having a limit means for a self computer restricting actuation of a self controlled system as an unusual thing when it is prepared for said every computer and said monitor result output means outputs signals other than said 2nd dynamic signal to the computer of the other party in the electronic control for cars according to claim 1.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the electronic control applied to the various control about operation of a car. It is related with the electronic control which comes to have two or more computers which share functionally various controlled systems including engine control of a car, and manage them in detail.

[0002]

[Description of the Prior Art] There is an electronic control of the common knowledge which controlled electronically conventionally devices, such as an engine carried in a car, a change gear, and a suspension. This kind of electronic control consists of a control unit including an input signal processing circuit, an arithmetic circuit, an output signal processing circuit (drive circuit), a power circuit, etc. Here, there is an electronic control which shares various controlled systems including engine control with two or more computers functionally, and controlled each controlled system independently to each computer. It is possible to supervise the operating state of the whole equipment by supervising the operating state of each computer mutually in the electronic control which has two or more computers. [0003] JP,63-183254,A indicates the supervisory equipment of the computer system which has two computers (processor). As shown in drawing 6, two processors, the 1st and the 2nd, 60 and 70 which constitute this supervisory equipment are equipped with the ports 61 and 71 of a data bus and a handshake bus, respectively, and both the ports 61 and 71 are mutually connected through the data line and the control line 67. Each processors 60 and 70 have the WOCHI locking-dog output terminals 62 and 74 of the dedication for outputting mutually a dynamic supervisory signal, i.e., the square wave signal reversed for every fixed period, to a partner's processors 70 and 60, respectively. Each processors 60 and 70 have the software reset output terminals 63 and 75 of the dedication for outputting the signal of a static reset signal, i.e., high level, or a low level to the processors 70 and 60 of the other party mutually, respectively. Each processors 60 and 70 output the supervisory signal outputted from each watch dock output terminals 62 and 74 to AND gates 79 and 80 through the corresponding pumping circuits 77 and 78. Similarly, each processors 60 and 70 output the static reset signal from the reset output terminals 63 and 75 to corresponding AND gates 79 and 80. Each processors 60 and 70 have the watch dock detection terminals 64 and 72 which input the supervisory signal outputted from each pumping circuits 78 and 77 through lead wire 85 and 89. Each processors 60 and 70 have each corresponding AND gate 80 and the reset terminals 65 and 73 which input the signal outputted from 79 grades through OR gates 82 and 81 and lead wire 86 and 90, respectively. Each processors 60 and 70 supervise each other operating state mutually based on the supervisory signal and reset signal which are obtained with each terminals 64, 72, 65, and 73, and when abnormalities occur with an engine etc., they specify the abnormality.

[0004]

[Problem(s) to be Solved by the Invention] However, each lead wire 89, 85, 90, and 86 between each AND gates 79 and 80 and each reset terminals 73 and 65 makes the static signal of high level or a low level lead in the supervisory equipment of the above-mentioned official report, respectively between each pumping circuits 77 and 78 and each watch dock detection terminals 72 and 64. For this reason, when each lead wire 89, 85, 90, and 86 disconnected or short-circuits, the apparent signal which should be inputted into each terminals 72, 64, 73, and 65 from each lead wire 89, 85, 90, and 86 is fixed in the state of [high-level] a low level. For this reason, although each lead wire 89, 85, 90, and 86 has disconnected or short-circuited each processors 60 and 70, they cannot detect that abnormality as abnormalities and cannot specify the class of that abnormality further.

[0005] For example, the signal of a low level is inputted into the reset terminal 73 of a processor 70 through lead wire 90 always [forward]. It is in the condition which this lead wire 90 short-circuited, and when the 2nd processor 70 will not carry out normal actuation by a certain cause, the 1st processor 60 detects that a watch dock signal is not outputted from the output terminal 74 of the 2nd processor 70 with the detection terminal 64, and detects the abnormalities of that processor 70. At this time, the 1st processor 60 outputs a reset signal from that reset output terminal 63 that actuation of the 2nd processor 70 should be reset. However, since lead wire 90 has short-circuited, the 1st processor 60 cannot make a high-level reset signal for a partner to direct an unusual thing input into the reset terminal 73 of the 2nd processor 70. Consequently, the abnormality actuation in the 2nd processor 70 cannot be stopped immediately.

[0006] This invention is made in view of the situation mentioned above. That purpose In the electronic control which comes to have the computer of the pair which shares functionally various controlled systems including engine control of a car, and manages them When each computer supervises operating state mutually, while detecting generating of the abnormalities in each computer proper, it is in offering the electronic control for cars which made it possible to pinpoint the abnormality part concretely.

[0007]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, in the 1st invention according to claim 1 As shown in drawing 1, it has the 1st and 2nd computers M2 and M3 which share functionally the various controlled systems concerning operation of a car M1, and manage them and which carried out mutually-independent. In the electronic control for cars with which each computers M2 and M3 supervised each operating state mutually The communication wire M4 for exchanging predetermined data required for control among each computers M2 and M3, The pilot wire M5 for exchanging a predetermined signal required for the monitor of operating state among each computers M2 and M3, each computer M2 and M -- it being prepared for every three and with the main processor M6 for sharing a predetermined controlled system functionally and managing it each computer M2 and M -- it being prepared for every three and with the subprocessor M7 for supervising the operating state of the main processor M6 in the same computers M2 and M3 In each

computers M2 and M3, it is prepared in each of the processors M6 and M7 of Maine and a factice. The monitor means M8 for supervising the operating state of the processors M7 and M6 of the other party by exchanging a predetermined signal required for a monitor mutually. It is prepared for every three. each computer M2 and M, when the self computers M2 and M3 are normal. The means of communications M9 for exchanging the 1st dynamic signal reversed for every fixed period through a communication wire M4 with predetermined data, each computer M2 and M, when it is prepared for every three and Maine and each monitor means M8 in a factice's processors M6 and M7 indicate that the operating state of the processors M7 and M6 of the other party is normal. The 2nd dynamic signal reversed for every fixed period is outputted to the computers M3 and M2 of the other party through pilot wire M5. When each monitor means M8 does not indicate the operating state of the processors M7 and M6 of the other party to be normal. The monitor result output means M10 for outputting signals other than the 2nd dynamic signal to the computers M3 and M2 of the other party through pilot wire M5, each computer M2 and M -- let it be the meaning to have had the malfunction detection means M11 for detecting the abnormalities of the computers M3 and M2 of the other party by being prepared for every three and supervising the 1st [which is sent through a communication wire M4 and pilot wire M5], and 2nd dynamic signals.

[0008] According to the above-mentioned configuration, in each computers M2 and M3, a main processor M6 manages independently the various controlled systems concerning operation of a car M1, and the subprocessor M7 supervises the operating state of a main processor M6. The monitor means M8 formed in each processors M6 and M7 supervises the operating state of the processors M7 and M6 of the other party based on the signal from the monitor means M8 of the other party. Here, when each monitor means M8 indicates the operating state of the processors M7 and M6 of the other party to be normal, the monitor result output means M10 outputs the 2nd dynamic signal, i.e., the signal which shows that both the processors M6 and M7 are normal, to the computers M3 and M2 of the other party through pilot wire M5. On the other hand, when each monitor means M8 does not indicate the operating state of the processors M7 and M6 of the other party to be normal, the monitor result output means M10 outputs signals other than the 2nd dynamic signal, i.e., the signal which shows that at least one side of both the processors M6 and M7 is unusual, to the computers M3 and M2 of the other party through pilot wire M5. On the other hand, means of communications M9 sends the 1st dynamic signal to the computers M3 and M2 of the other party through a communication wire M4, when the self computers M2 and M3 are normal. When the self computers M2 and M3 are not normal, the 1st dynamic signal is not sent to the computers M3 and M2 of the other party. The malfunction detection means M11 detects the abnormalities of the computers M3 and M2 of the other party by supervising the existence of the 1st [which is sent through a communication wire M4 and pilot wire M5], and 2nd dynamic signals.

[0009] Therefore, by combining the existence of the 1st dynamic signal supervised with the malfunction detection means M11, and the existence of the 2nd dynamic signal, the abnormalities in the computers M3 and M2 of the other party are detected, and the abnormalities about the abnormalities about the main processor M6 or the subprocessor M7 in computers M3 and M2 of the other party, a communication wire M4, or pilot wire M5 are specified, respectively.

[0010] In order to attain the above-mentioned purpose, in the 2nd invention according to claim 2 it is shown in drawing 1 -- as -- the 1st configuration of invention -- it is -- each computer M2 and M, when it is prepared for every three and the monitor result output means M10 outputs signals other than the 2nd dynamic signal to the computers M3 and M2 of the other party. Let it be the meaning to have had the limit means M12 for the self computers M2 and M3 to restrict actuation of a self controlled system as an unusual thing.

[0011] According to the above-mentioned configuration, when the monitor result output means M10 outputs signals other than the 2nd dynamic signal, the limit means M12 restricts actuation of a self controlled system as a thing with the self unusual computers M2 and M3. Therefore, it is suppressed that originate in the abnormalities of the self computers M2 and M3, and a controlled system operates accidentally.

[0012]

[Embodiment of the Invention] Hereafter, the gestalt of one operation which materialized the electronic control for cars of this invention in the automobile is explained to a detail with reference to a drawing.

[0013] Drawing 5 is the schematic diagram showing the automobile 1 in this operation gestalt. This automobile 1 is equipped with a steering wheel 2 and a driving wheel 3, and the engine 4 which has a twelve cylinder by the V type is carried in that anterior part. The electronics control type automatic transmission 5 connected with the output shaft (not shown) of an engine 4 is connected with a driving wheel 3 through a driveshaft 6, a differential gear 7, and a drive shaft 8. The electronic control 9 carried in the automobile 1 is equipped with the 1st and 2nd electronic control units (ECU) 10 and 11 as the 1st and 2nd computers. Each ECUs 10 and 11 share functionally control of the various controlled systems 4 concerning operation of an automobile 1, i.e., an engine, control of an automatic transmission 5, etc., carry out mutually-independent, and manage them. Combining, each ECUs 10 and 11 supervise mutually whether each actuation is in a normal condition.

[0014] Drawing 4 shows roughly the system of the engine 4 which is the configuration and the controlled system of equipment 9 of an electronic control 9, and automatic-transmission 5 grade. Right-and-left each banks 4a and 4b of an engine 4 have six gas columns, respectively. Two inhalation-of-air paths 12a and 12b prepared corresponding to each banks 4a and 4b introduce the open air to each gas column of each banks 4a and 4b. The throttle valves 13a and 13b of the link loess mold formed in each inhalation-of-air paths 12a and 12b are driven by Motors 14a and 14b, respectively. Each bulbs 13a and 13b adjust the open air led to each gas column of each banks 4a and 4b, respectively. The fuel supply system (not shown) formed in every each bank 4a and 4b adjusts the fuel quantity supplied to each gas column of each banks 4a and 4b, respectively. The ignition (not shown) prepared in every each bank 4a and 4b adjusts the ignition timing of the gaseous mixture of the air and the fuel in each gas column of each banks 4a and 4b, respectively. An automatic transmission 5 has the configuration which can change gears to four steps.

[0015] the -- one -- ECU -- ten -- a main processor -- ***** -- the -- one -- a central processing unit (CPU) -- 21 -- sub -- a processor -- ***** -- the -- one -- a factice -- CPU -- 22 -- the -- one -- a power source -- an integrated circuit -- (-- IC --) -- 23 -- and -- two -- a ** -- a communication link -- IC -- 24 -- 25 -- having . Maine CPU 21 manages independently the control about left bank 4a of an engine 4, and control of an automatic transmission 5. A factice CPU 22 supervises the operating state of Maine CPU 21. A power source IC 23 supervises the operating state of Maine CPU 21 while supplying power to each CPUs 21 and 22. Each communication link 24 and ICs 25 exchanges uniquely predetermined data required for control between other circuits and Maine CPU 21 which are not included in 1st ECU10, and other signals.

[0016] 2nd ECU11 is equipped with 2nd Maine CPU 26 as a main processor, the 2nd factice CPU 27 as a subprocessor, the 2nd power source IC 28, and one communication link IC 29. Maine CPU 26 manages independently the control about right bank 4b of an engine 4. A factice CPU 27 supervises the operating state of Maine CPU 26. Here, the 1st and 2nd factices 22 and CPUs 27 have the simple

configuration which makes 1 bit the maximum amount of information which can be treated. A power source IC 28 supervises the operating state of Maine CPU 26 while supplying power to each CPUs 26 and 27. Communication link IC 29 exchanges predetermined data required for control, and other signals uniquely between the communication links IC 24 in 1st ECU10.

[0017] 1st Maine CPU 21 in 1st ECU10 exchanges information required for the display of the meter 31 formed in the instrument panel (not shown) of an automobile 1 through the communication link IC 25, the air-conditioner 32 carried in the automobile 1, and control mutual between the bodies ECU 33 etc. Meter 31 manages control of the warning lamp 34. When abnormalities occur in an electronic control 9, 1st or 2nd ECU 10 and 11 detects that, and outputs the detection result to meter 31. Meter 31 drives the warning lamp 34 in response to the detection result.

[0018] Drawing 2 and 3 show the detailed configuration of 1st and 2nd ECUs 10 and 11. However, in both drawings, each communication link 24, 25, and ICs 29 shown in drawing 4 is omitted. Each ECUs 10 and 11 equip the 1st and the 2nd external output terminal 41a, 41b, 42a, and 42b, and a list with the 1st and 2nd external input terminals 43a, 43b, 44a, and 44b, respectively.

[0019] The 1st communication wire 45 is connected between 1st external output terminal 41a of 1st ECU10, and 1st external input terminal 44a of 2nd ECU11, and, similarly the 2nd communication wire 46 is connected between 1st external input terminal 43a of 1st ECU10, and 1st external output terminal 42a of 2nd ECU11. These two communication wires 45 and 46 are equivalent to the communication wire of this invention for exchanging predetermined data required for control among each ECUs 10 and 11. Although commo data required for control flows among both ECUs 10 and 11 to these communication wires 45 and 46, when each Maine 21 and CPUs 26 breaks down, the contents of data serve as an indeterminate, or data are not outputted.

[0020] The 1st pilot wire 47 is connected between 2nd external input terminal 43b of 1st ECU10, and 2nd external output terminal 42b of 2nd ECU11. Similarly between 2nd external output terminal 41b of 1st ECU10, and 2nd external input terminal 44b of 2nd ECU11, the 2nd pilot wire 48 is connected. These two pilot wire 47 and 48 is equivalent to the pilot wire of this invention for exchanging a predetermined signal required for the monitor of operating state among each ECUs 10 and 11.

[0021] As shown in drawing 2, 1st ECU10 is equipped with OR gate 35 and the abnormality judging circuit 36 other than Maine CPU 21, a factice CPU 22, and a power source IC 23. This abnormality judging circuit 36 is connected to the drive circuit for motor 14 of drive circuit [for the fuel supply system of left bank 4a], and throttle-valve 13a a (not shown), respectively.

[0022] 1st Maine CPU 21 is equipped with the communication link data output terminal 51, the communication link data input terminal 52, the abnormality judging input terminal 53 in ECU, the sub CPU decision-output terminal 54, the reset input terminal 55, the watch locking-dog output terminal 56, the watch locking-dog detection terminal 57, and the warning lamp output terminal 58.

[0023] The 1st factice CPU 22 has the Maine CPU decision-output terminal 61, the watch locking-dog output terminal 62, and the watch locking-dog detection terminal 63. The 1st power source IC 23 is equipped with the reset output terminal 71 and the watch locking-dog detection terminal 72.

[0024] As shown in drawing 3, 2nd ECU11 is equipped with OR gate 37 and the abnormality judging circuit 38 other than Maine CPU 26, a factice CPU 27, and a power source IC 28. This abnormality judging circuit 38 is connected to the drive circuit for motor 14 of drive circuit [for the fuel supply system corresponding to right bank 4b], and throttle-valve 13b b (not shown), respectively.

[0025] 2nd Maine CPU 26 is equipped with the communication link data output terminal 81, the communication link data input terminal 82, the abnormality judging input terminal 83 in ECU, the sub CPU decision-output terminal 84, the reset input terminal 85, the watch locking-dog output terminal 86, the watch locking-dog detection terminal 87, and the warning lamp output terminal 88 in this ECU11.

[0026] The 2nd factice CPU 27 has the Maine CPU decision-output terminal 91, the watch locking-dog output terminal 92, and the watch locking-dog detection terminal 93. The 2nd power source IC 28 is equipped with the reset output terminal 101 and the watch locking-dog detection terminal 102.

[0027] Both ECUs 10 and 11 have the same basic configuration mutually as mentioned above. Therefore, in the following explanation, only the configuration of 1st ECU10 is explained and the explanation is omitted as a thing according to explanation of 1st ECU10 about the configuration of 2nd ECU11. About the configuration of 2nd ECU11, he can understand easily by transposing explanation of 1st ECU10 to the configuration of 2nd ECU11.

[0028] In 1st ECU10, the output terminal 56 of Maine CPU 21 is connected to a factice CPU 22 and the detection terminals 63 and 72 of a power source IC 23, respectively. Maine CPU 21 outputs the watch locking-dog pulse signal reversed for every fixed period from the output terminal 56, respectively to a factice CPU 22 and the detection terminals 63 and 72 of a power source IC 23. When actuation of Maine CPU 21 is normal, the pulse signal outputted from an output terminal 56 is normal, and when the actuation is unusual, the pulse signal serves as abnormalities. A factice CPU 22 supervises the pulse signal detected with the detection terminal 63, and judges whether Maine CPU 21 is normal based on the pulse signal.

[0029] A factice's CPU 22 output terminal 62 is connected to the detection terminal 57 of Maine CPU 21. A factice CPU 22 outputs the watch locking-dog pulse signal reversed for every fixed period from an output terminal 62 to the detection terminal 57 of Maine CPU 21. When actuation of a factice CPU 22 is normal, the pulse signal outputted from an output terminal 62 is normal, and when the actuation is unusual, the pulse signal serves as abnormalities. Maine CPU 21 supervises the pulse signal detected with the detection terminal 57, and it judges whether a factice CPU 22 is normal based on the pulse signal.

[0030] The factice CPU 22 who contains the watch locking-dog output terminal 62 and the watch locking-dog detection terminal 63 in Maine CPU 21 containing the watch locking-dog output terminal 56 and the watch locking-dog detection terminal 57 and a list with this operation gestalt constitutes the monitor means of this invention. That is, both CPUs 21 and 22 supervise the operating state of CPUs 22 and 21 of the other party mutually by exchanging a watch locking-dog pulse signal required for a monitor through output terminals 56 and 62 and the detection terminals 57 and 63 mutually.

[0031] The output terminal 71 of a power source IC 23 is connected to the input terminal 55 of Maine CPU 21. A power source IC 23 supervises the pulse signal detected with the detection terminal 72, and it judges whether Maine CPU 21 is normal based on the pulse signal. When it judges with a power source IC 23 having unusual Maine CPU 21, the reset signal for stopping actuation of Maine CPU 21 compulsorily is outputted to the input terminal 55 of Maine CPU 21 from the output terminal 71. In this case, the electric supply to Maine CPU 21 is made stopped compulsorily.

[0032] The output terminal 51 of Maine CPU 21 is connected to external output terminal 41a. Maine CPU 21 outputs predetermined commo data required for activation of various control from an output terminal 51 in 2nd ECU11. This commo data contains the run pulse signal as 1st dynamic signal in this invention which shows that, when Maine CPU 21 is normal. This run pulse signal consists of a dynamic signal reversed for every fixed period. This commo data is sent to external input terminal 44a of 2nd ECU11 through a communication wire

45 from external output terminal 41a, and is inputted into the communication link data input terminal 82 of 2nd Maine CPU 26.


[0033] Similarly the input terminal 52 of Maine CPU 21 is connected to external input terminal 43a. Maine CPU 21 is outputted from the output terminal 81 of 2nd ECU11 according to the above, and inputs into an input terminal 52 the predetermined commo data sent through external output terminal 42a, a communication wire 46, and external input terminal 43a. The inputted commo data contains the run pulse signal which shows that, when 2nd Maine CPU 26 of 2nd ECU11 is normal. That is, the predetermined data about control of the other party which should be exchanged in order that both ECUs 10 and 11 may aim at adjustment of control to each other are inputted into this input terminal 52. The run pulse signal which can come, simultaneously shows the monitor result about the operating state of Maine CPU 26 of ECU11 of the other party to an input terminal 52 is inputted. Maine CPU 21 which contains an output terminal 51 and an input terminal 52 with this operation gestalt is equivalent to the means of communications of this invention.

[0034] A list of the commo data outputted here, respectively from the output terminals 51 and 82 of Maine 21 and CPUs 25 in 1st and 2nd ECUs 10 and 11 is shown in the following Table 1 and 2.

[0035]

[Table 1]


第1のメインCPUの通信データ出力端子から
出力される通信データの一覧 (関係分)

第1のメインCPU 判定信号	正常時: 一定周期毎に反転するランパルス信号  異常時: ハイ又はロウ不定
第1のサブCPU 判定信号	正常時: ロウ 異常時: ハイ
監視線及び 周辺回路判定信号	正常時: ロウ 異常時: ハイ

[0036]

[Table 2]

第2のメインCPUの通信データ出力端子から
出力される通信データの一覧 (関係分)

第2のメインCPU 判定信号	正常時: 一定周期毎に反転するランパルス信号  異常時: ハイ又はロウ不定
第2のサブCPU 判定信号	正常時: ロウ 異常時: ハイ
監視線及び 周辺回路判定信号	正常時: ロウ 異常時: ハイ

Yes, as shown in Tables 1 and 2, when each Maine 21 and CPUs 26 is normal, the Maine CPU judging signal turns into a run pulse signal which repeats reversal for every fixed period, and when each Maine 21 and CPUs 26 is unusual, it turns into a signal of an indeterminate on low level.

[0037] A sub CPU judging signal shows the judgment result about each factice 22 and CPUs 27 judged based on the contents of an input of each watch locking-dog detection terminals 57 and 87. When each factice 22 and CPUs 27 is normal, the judgment signal serves as a low level, and when each factice 22 and CPUs 27 is unusual, the judgment signal becomes high-level.

[0038] Pilot wire and a circumference circuit judging signal show the judgment result about each pilot wire 47 and 48 grades which are judged based on the contents of an input of each abnormality judging input terminals 53 and 83. When each pilot wire 47 and 48 grades are normal, the judgment signal serves as a low level, and when each pilot wire 47 and 48 grades are unusual, the judgment signal becomes high-level.

[0039] In 1st ECU10, the decision-output terminal 54 of Maine CPU 21 is connected to the 1st input terminal of OR gate 35. When a factice CPU 22 judges that the run pulse signal reversed for every fixed period when it judges with Maine CPU 21 having a normal factice CPU 22 is unusual, a high-level signal is outputted to OR gate 35 from the decision-output terminal 54, respectively.

[0040] A factice's CPU 22 decision-output terminal 61 is connected to the 2nd input terminal of OR gate 35. A factice CPU 22 outputs a high-level signal to OR gate 35 from the decision-output terminal 61, respectively, when it judges with Maine CPU 21 being normal and the signal of a low level is judged as Maine CPU 21 being unusual.

[0041] The output terminal of OR gate 35 is connected to external output terminal 41b and the abnormality judging circuit 36, respectively. When the run pulse signal which shows that a factice CPU 22 is normal, and the signal of the low level which shows that Maine CPU 21 is normal are inputted into OR gate 35, respectively, OR gate 35 outputs the run pulse signal of the normal which shows that 1st ECU10 is normal as a supervisory signal. This run pulse signal is equivalent to the 2nd dynamic signal of this invention. When the high-level signal with which a factice CPU 22 shows an unusual thing on the other hand, or the high-level signal which shows that Maine CPU 21 is unusual is inputted, OR gate 35 outputs the high-level signal which shows that 1st ECU10 is unusual as a supervisory signal. These supervisory

signals are sent to external input terminal 44b of 2nd ECU11 through pilot wire 48 from external output terminal 41b, and are further inputted into the abnormality judging input terminal 83 of Maine CPU 27.

[0042] The factice CPU 22 who contains Maine CPU 21 containing the decision-output terminal 54 and the decision-output terminal 61 with this operation gestalt, and the OR gate circuit 35 are equivalent to the monitor result output means of this invention. Namely, when the signal outputted from the decision-output terminals 54 and 61 of each CPUs 21 and 22 indicates that the operating state of each CPUs 21 and 22 of the other party is normal, OR gate 35 is outputted to 2nd ECU11 of the other party through pilot wire 48 by making into a supervisory signal the run pulse signal of the normal reversed for every fixed period. When the signal outputted from the decision-output terminals 54 and 61 of each CPUs 21 and 22 does not indicate the operating state of each CPUs 21 and 22 of the other party to be normal, OR gate 35 is outputted to 2nd ECU11 of the other party through pilot wire 48 by making high-level signals other than a run pulse signal into a supervisory signal.

[0043] The abnormality judging input terminal 53 of Maine CPU 21 is connected to external input terminal 43b. Maine CPU 21 is outputted from OR gate 37 of 2nd ECU11 according to the above, and inputs into the abnormality judging input terminal 53 the supervisory signal sent through output terminal 42b, the 1st pilot wire 47, and external input terminal 43b. Maine CPU 21 judges the abnormalities about ECU11 of the other party by supervising the commo data inputted into the communication link data input terminal 52 as this supervisory signal. Here, pinpointing of an abnormality part can be aimed at by combining the contents of the supervisory signal, and the contents of commo data.

[0044] The following table 3 shows the contents of the commo data inputted into each Maine 21 and CPUs 25 in 1st and 2nd ECUs 10 and 11, and the supervisory signal, etc. and relation with the abnormality part judged.

[0045]

[Table 3]

異常箇所	通信データ			監視信号
	メインCPU 判定信号	サブCPU 判定信号	監視線及び 周辺回路判定信号	
メインCPU	異常	不定	不定	異常
サブCPU	正常	異常	正常	異常
通信線	異常	不定	不定	正常
監視線 及び周辺回路	正常	正常	異常	異常

As shown in Table 3, the contents of the Maine CPU judging signal included in commo data, a sub CPU judging signal, pilot wire, and the circumference circuit judging signal and the contents of the supervisory signal are combined. With this combination, it can specify respectively whether an abnormality part is Maine 21 and CPUs 26 or they are whether you are a factice 22 and CPUs 27 or they are communication wires 45 and 46, the pilot wire 47 and 48, or a circumference circuit.

[0046] In 1st ECU10, Maine CPU 21 outputs a predetermined control signal from the warning lamp output terminal 58 in order to make the warning lamp 34 drive, when abnormalities are detected to ECU11 of the other party. Meter 31 makes the warning lamp 34 turn on in response to this control signal.

[0047] Maine CPU 21 which contains the above-mentioned warning lamp output terminal 58 with this operation gestalt is equivalent to the malfunction detection means of this invention. That is, Maine CPU 21 detects the abnormalities of ECU11 of the other party by supervising the run PAL signal sent through a communication wire 46 and pilot wire 47.

[0048] On the other hand, the supervisory signal outputted from OR gate 35 is inputted into the abnormality judging circuit 36. The abnormality judging circuit 36 judges whether self ECU10 is normal based on the supervisory signal. And when self ECU10 judges with it being unusual, the abnormality judging circuit 36 outputs a predetermined control signal to the drive circuit of a fuel supply system, in order to perform a fuel cut by left bank 4a. When it judges with self ECU10 of the abnormality judging circuit 36 being unusual, in order to make throttle-valve 13a into a close by-pass bulb completely by left bank 4a, a predetermined control signal is outputted to coincidence in the drive circuit of motor 14a.

[0049] With this operation gestalt, when OR gate 35 outputs a high-level signal, self ECU10 judges the abnormality judging circuit 36 to be an unusual thing, and it is equivalent to the limit means of this invention for restricting the fuel supply system of left bank 4a which is a self controlled system, and actuation of throttle-valve 13a.

[0050] As explained above, according to the configuration of this operation gestalt, in each ECUs 10 and 11, each Maine 21 and CPUs 26

shares functionally the various controlled systems concerning operation of an automobile 1, and manages them. That is, each Maine 21 and CPUs 26 shares functionally control concerning each banks 4a and 4b of an engine 4, control concerning an automatic transmission 5, etc., and manages them independently. Each factice 22 and CPUs 27 supervises the operating state of each Maine 22 and CPUs 27. Maine 21 and CPUs 26 and a factice 22 and CPUs 27 supervise the operating state of the other party based on the watch locking-dog pulse signal mutually outputted from the other party.

[0051] Here, when Maine 21 and CPUs 26 and a factice 22 and CPUs 27 indicate the operating state of the other party to be normal mutually, both OR gates 35 and 37 are outputted to ECUs 11 and 10 of the other party from self ECUs 10 and 11 through pilot wire 47 and 48 by making into a supervisory signal the run pulse signal of the normal which shows that Maine 21 and CPUs 26 and Factice CPUs 22 and 27 are normal.

[0052] On the other hand, when Maine 21 and CPUs 26 or a factice 22 and CPUs 27 does not indicate the operating state of the other party to be normal, either [at least] Maine 21 and CPUs 26 or the factice 22 and CPUs 27 outputs OR gates 35 and 37 to ECUs 11 and 10 of the other party from self ECUs 10 and 11 through pilot wire 47 and 48 by making into a supervisory signal the high-level signal which shows an unusual thing.

[0053] On the other hand, Maine 21 and CPUs 26 sends commo data including a run PAL signal to ECUs 11 and 10 of the other party through communication wires 45 and 46, when self 10 and ECUs 11 is normal. Maine 21 and CPUs 26 sends the commo data which includes a fixed signal with high level or a low level to ECUs 11 and 10 of the other party, when self ECUs 10 and 11 are not normal.

[0054] And Maine 21 and CPUs 26 supervises the commo data and the supervisory signal which are sent through communication wires 45 and 46 and pilot wire 47 and 48, detects ECU11 of the other party, and the abnormalities of 10 grades according to the contents of these signals, and judges the abnormality part. With this operation gestalt, the abnormalities and normal about communication wires 45 and 46 or pilot wire 47 and 48 are specified as Maine 21 and CPUs 26 in ECUs 11 and 10 of the other party or the abnormalities about a factice 22 and CPUs 27 and normal, and a list, respectively by combining the existence of the run pulse signal in the commo data supervised in Maine 21 and CPUs 26, and the existence of the run pulse signal in a supervisory signal. Consequently, the abnormalities in each ECUs 10 and 11 are detectable proper, and that abnormality part can be divided into Maine 21 and CPUs 26, a factice 22 and CPUs 27, communication wires 45 and 46 and pilot wire 47, and 48 grades, and can be pinpointed concretely. In this case, in each ECUs 10 and 11, when the factice 22 and CPUs 27 has started abnormalities, Maine 21 and CPUs 26 in self ECUs 10 and 11 will judge that abnormality. On the other hand, in each ECUs 10 and 11, when Maine 21 and CPUs 26 has started abnormalities, Maine 26 and CPUs 21 in ECUs 11 and 10 of the other party will judge the abnormality.

[0055] According to the configuration of this operation gestalt, when OR gates 35 and 37 output a high-level supervisory signal in each ECUs 10 and 11, self ECUs 10 and 11 judge with an unusual thing, and the abnormality judging circuits 36 and 38 restrict actuation of the controlled system which self ECUs 10 and 11 take charge of. To the gas column of each banks 4a and 4b of an engine 4, supply of a fuel is stopped by the fuel cut and, specifically, installation of the open air is stopped by making throttle valves 13a and 13b into a close by-pass bulb completely.

[0056] Therefore, it is suppressed that originate in the abnormalities of self ECUs 10 and 11, and a controlled system operates accidentally. For example, when abnormalities occur only in 1st ECU10, this ECU10 judges that by the abnormality judging circuit 36, stops the supply of a fuel and the installation of the open air to the gas column of left bank 4a, and stops combustion of the gaseous mixture in each gas column of left bank 4a. For this reason, each gas column of left bank 4a is accidentally controlled by ECU10 which started abnormalities, and is not operated. In this case, since it is controlled by 2nd normal ECU11 and operated, an engine 4 does not stop each gas column of right bank 4b. Therefore, when the above-mentioned abnormalities occur during transit of an automobile 1, only operation of right bank 4b is continued only by operation of left bank 4a being stopped about an engine 4. For this reason, an engine 4 does not meet an operator's intention, and is not operated with the output beyond the need, and, on the other hand, an operator can continue transit of an automobile 1 if needed. That is, the function concerning the controlled system of ECU10 accompanied by abnormalities can be cancelled, and the function which relates to the controlled system of normal remaining ECUs11 on the other hand can be validated.

[0057] According to the configuration of this operation gestalt, when each ECUs 10 and 11 detect the abnormalities of ECUs 11 and 10 of the other party, the warning lamp 34 is turned on. For this reason, the abnormalities of ECUs 10 and 11 can be immediately told to the operator of an automobile 1. Consequently, the abnormalities concerning each ECUs 10 and 11 can be coped with at an early stage.

[0058] According to the configuration of this operation gestalt, in each ECUs 10 and 11, when abnormalities occur in each Maine 21 and CPUs 26, the electric supply to Maine 21 and CPUs 26 is stopped by each power source 23 and ICs 28. Therefore, about the controlled system which Maine 21 and CPUs 26 from which abnormalities were started takes charge of, the operation is stopped immediately and it can prevent beforehand that the operation is controlled accidentally.

[0059] That is, according to the configuration of this operation gestalt, when abnormalities occur in each ECUs 10 and 11, ECUs 11 and 10 of the other party detect that abnormality, make the warning lamp 34 turn on, and tell an operator about generating of that abnormality. However, each ECUs 10 and 11 do not issue a command which stops the control about the controlled system of ECUs 11 and 10 of the other party. Each ECUs 10 and 11 judge the abnormality by the abnormality judging circuits 36 and 38 of self about self abnormalities, and stop control only about a self controlled system. For this reason, when abnormalities have occurred in self ECUs 10 and 11, control of ECUs 11 and 10 of the other party is not stopped accidentally.

[0060] While each ECUs 10 and 11 control respectively independently the controlled system concerning right-and-left each banks 4a and 4b of an engine 4 according to the configuration of this operation gestalt, abnormalities, such as an open circuit concerning communication wires 45 and 46, can be judged. Therefore, when abnormalities occur in communication wires 45 and 46, ECUs 11 and 10 of the other party can judge it certainly, the warning lamp 34 can be made to be able to turn on, and each ECUs 10 and 11 can control a self controlled system certainly. For this reason, when abnormalities occur in communication wires 45 and 46, fault does not occur in front at each ECUs 10 and 11 rather than that abnormality is reported to an operator by lighting of the warning lamp 34.

[0061] With the configuration of this operation gestalt, each ECU10 and the factice 22 and CPUs 27 who supervises them for every 11 in addition to each Maine 21 and CPUs 26 are formed. Here, highly, the capacity required of a factice 22 and CPUs 27 is what was only equipped with the information capacity of 1 bit, and is enough. Therefore, when a factice 22 and CPUs 27 joins, the configuration of each ECUs 10 and 11 does not become complicated, or does not become expensive.

[0062] In addition, this invention can also be materialized in the gestalt of another following operations. Also with the following another operation gestalten, an operation and effectiveness equivalent to said operation gestalt can be acquired.

(1) With said operation gestalt, the communication wires 45 and 46 of a pair are formed among both ECUs 10 and 11, and commo data was

exchanged. On the other hand, one bus line is made to pay the function of these communication wires 45 and 46, and it may be made to perform it with serial communication.

[0063] (2) With said operation gestalt, the abnormality judging circuits 36 and 38 set the throttle valves 14a and 14b of a fuel supply system and a link loess mold as the target which stops control in each ECUs 10 and 11. On the other hand, each abnormality judging circuits 36 and 38 are good also considering the object which stops control as either of the two above-mentioned controlled systems.

[0064] (3) With said operation gestalt, the abnormality judging circuits 36 and 38 set the throttle valves 14a and 14b of a fuel supply system and a link loess mold as the target which stops control in each ECUs 10 and 11. On the other hand, when only the power source of the motors 13a and 13b concerning the throttle valves 14a and 14b of a link loess mold is made into another network with a fuel supply system and abnormalities occur in each Maine 21 and CPUs 26, you may make it stop the electric supply to each motors 13a and 13b.

(4) With said operation gestalt, each abnormality judging circuits 36 and 38 judged the abnormalities of self ECUs 10 and 11 based on the decision output of each OR gates 35 and 37 which received each Maine 21 and CPUs 26 and each factice's 22 and CPUs 27 monitor result in each ECUs 10 and 11. On the other hand, you may make it each abnormality judging circuits 36 and 38 judge the abnormalities of self ECUs 10 and 11 in each ECUs 10 and 11, directly in response to the fact that each factice's 22 and CPUs 27 monitor result. When abnormalities occur in actuation of each Maine 21 and CPUs 26, each factice 22 and CPUs 27 is because the signal according to it is outputted, and is because what is necessary is just to restrict control of the controlled system when having caused abnormalities to Maine 21 and CPUs 26.

[0065] (5) Although the operating state of each Maine 21 and CPUs 26 is made to supervise according to each power source 23 and ICs 28 in each ECUs 10 and 11 and it was made to make each power source 23 and ICs 28 stop the electric supply to **** Maine 21 and CPUs 26 with said operation gestalt if needed, these power sources 23 and ICs 28 are also omissible.

[0066] Furthermore, it indicates below that various kinds of following embodiments concerning the technical thought indicated to the claim are included in the gestalt of each above-mentioned implementation with the effectiveness.

(b) The electronic control for cars constituted so that the electric supply to said each main processor might be stopped when the power source IC which supervises the operating state of each of said main processor was established, respectively and said each power source IC judged the abnormalities of each of said main processor for said every computer in invention according to claim 1 or 2, while supplying electric power to said main processor.

[0067] According to this configuration, in said each computer, when abnormalities occur in a self main processor, the control which that processor manages can be immediately stopped by stopping the electric supply to a main processor.

[0068] (b) The electronic control for cars constituted so that said various controlled systems might be considered as operation of the control-section material concerning right-and-left each bank of a V-type engine in the 2nd invention according to claim 2 and said each computer might control independently the control-section material for each [these] the bank of every.

[0069] When abnormalities occur to one computer, a normal computer can detect that abnormality, operation of the piece bank which an unusual computer manages is stopped, operation of the remaining piece bank can be made to be able to continue and operation of a car can be made to continue by normal computer according to this configuration.

[0070] (c) The electronic control for cars which established the information means for reporting the abnormality in invention according to claim 1 or 2 when said malfunction detection means detects the abnormalities of the computer of the other party.

[0071] According to this configuration, the operator of a car etc. can be immediately told about the abnormalities of a computer. In addition, in this specification, the means concerning invention etc. is defined as follows.

[0072] (a) A computer means the hardware which contains the storage for memorizing information, an instruction, etc., the arithmetic unit for performing the four arithmetical operations, logical operation, etc., the control unit for decoding an instruction and controlling other equipments, and the I/O device for outputting and inputting the information from the outside at least, and each ECU is equivalent to this with said operation gestalt.

[0073] (b) A processor means an arithmetic unit and a control device in four equipments indicated above (a), and Maine CPU and Factice CPU are equivalent to this with said operation gestalt.

[0074]

[Effect of the Invention] According to the 1st invention according to claim 1, a main processor and the subprocessor which supervises the actuation are prepared every two computers which carried out mutually-independent, and a monitor means to supervise each other operating state mutually is formed in both processors, respectively. For every computer, when a self computer is normal, the means of communications which exchanges the 1st dynamic signal with the computer of the other party through a communication wire is prepared. When the 2nd dynamic signal is outputted to the computer of the other party through pilot wire when the monitor means of each processor normalizes actuation of the processor of the other party for every computer, and each monitor means does not normalize actuation of the processor of the other party, a monitor result output means to output signals other than the 2nd dynamic signal to the computer of the other party through pilot wire is established. Furthermore, a malfunction detection means to detect the abnormalities of the computer of the other party is established by supervising two dynamic signals sent through a communication wire and pilot wire for every computer.

[0075] Therefore, the abnormalities about the abnormalities about the main processor and subprocessor in a computer, the communication wire, or pilot wire of the other party are specified, respectively by combining the existence of two dynamic signals supervised with a malfunction detection means. For this reason, the abnormalities in each computer can be detected proper and the effectiveness that that abnormality part can be pinpointed concretely is demonstrated.

[0076] When a monitor result output means outputs signals other than the 2nd dynamic signal in addition to the 1st configuration of invention, he is trying for the computer whose limit means is self to restrict actuation of a self controlled system as an unusual thing according to the 2nd invention according to claim 2.

[0077] Therefore, it is suppressed that in addition to an operation of the 1st invention originate in the abnormalities of a self computer and a controlled system operates accidentally. For this reason, in addition to the 1st effect of the invention, the function concerning the controlled system of the computer accompanied by abnormalities can be cancelled, and the effectiveness that the function which relates to the controlled system of the normal remaining computers on the other hand can be validated is demonstrated.

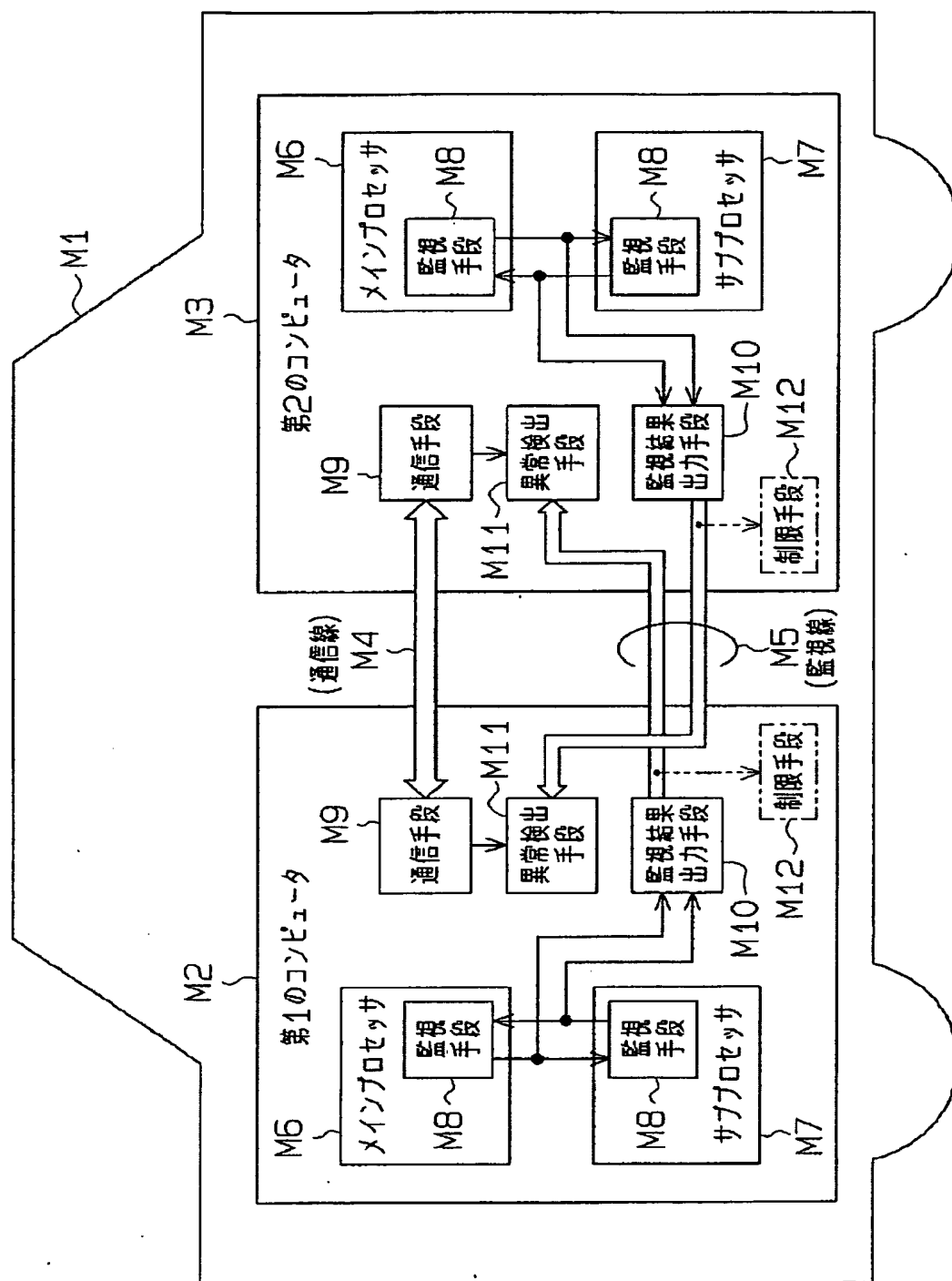
* NOTICES *

JPO and INPIT are not responsible for any
damages caused by the use of this translation.

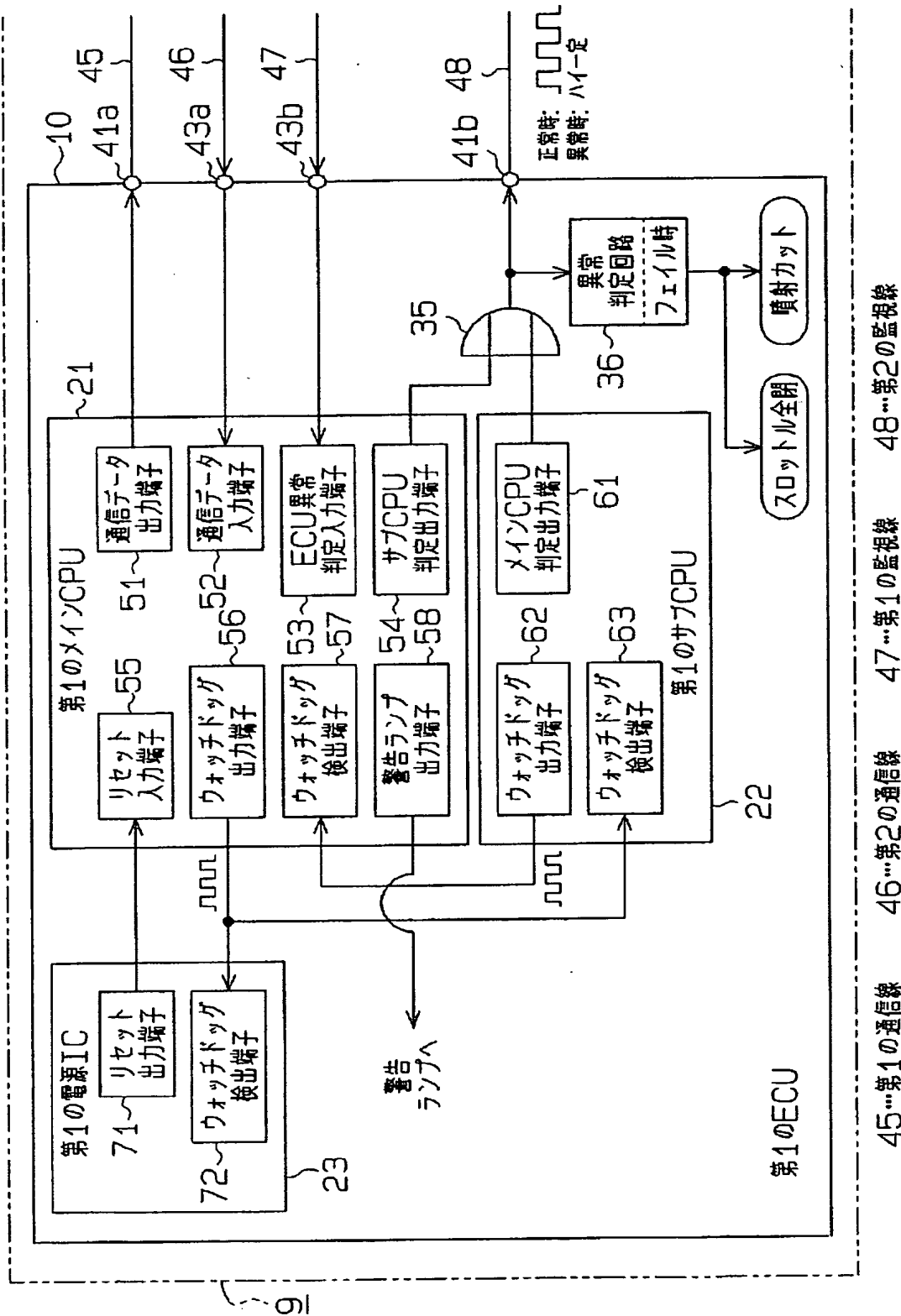
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

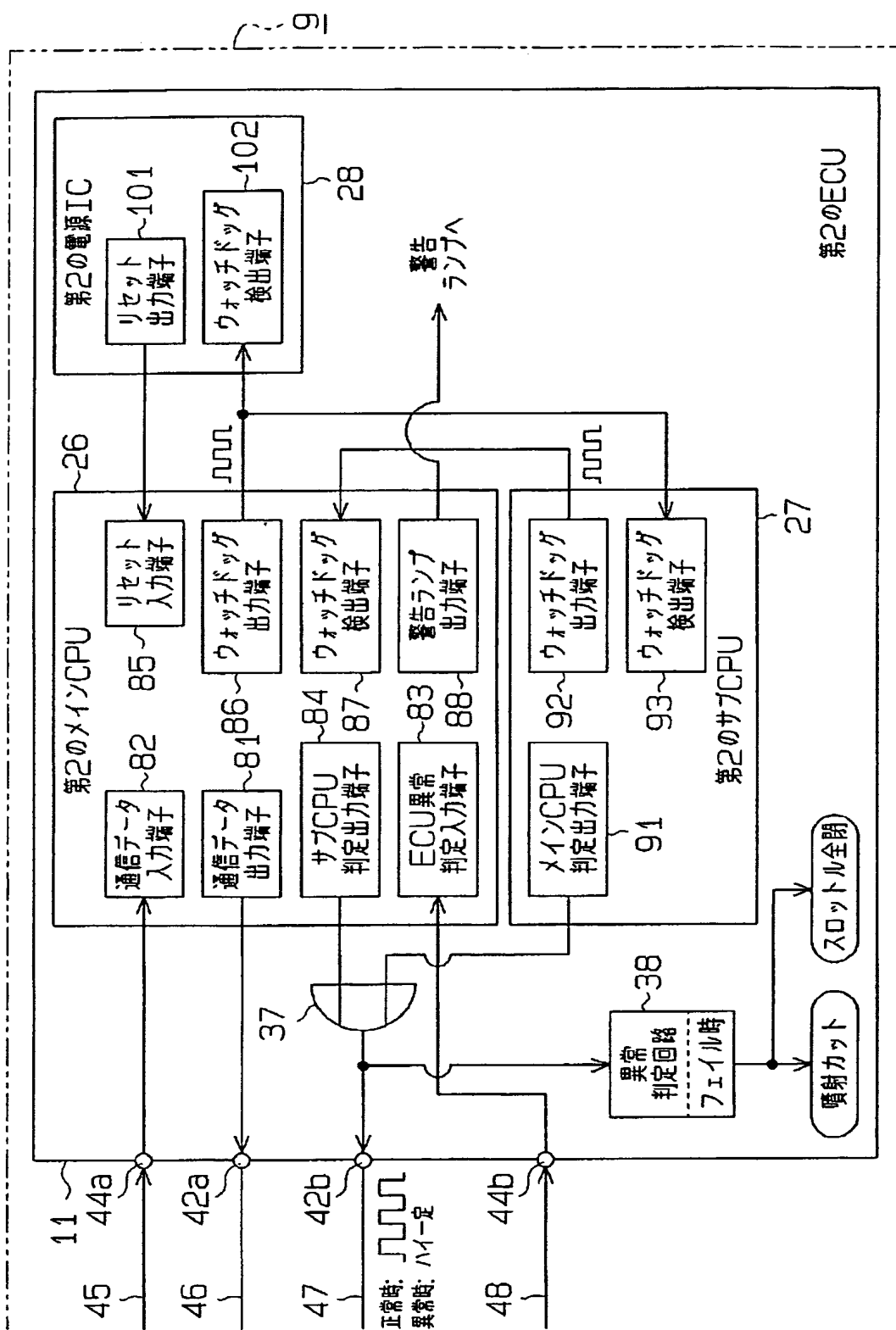
[Drawing 1]



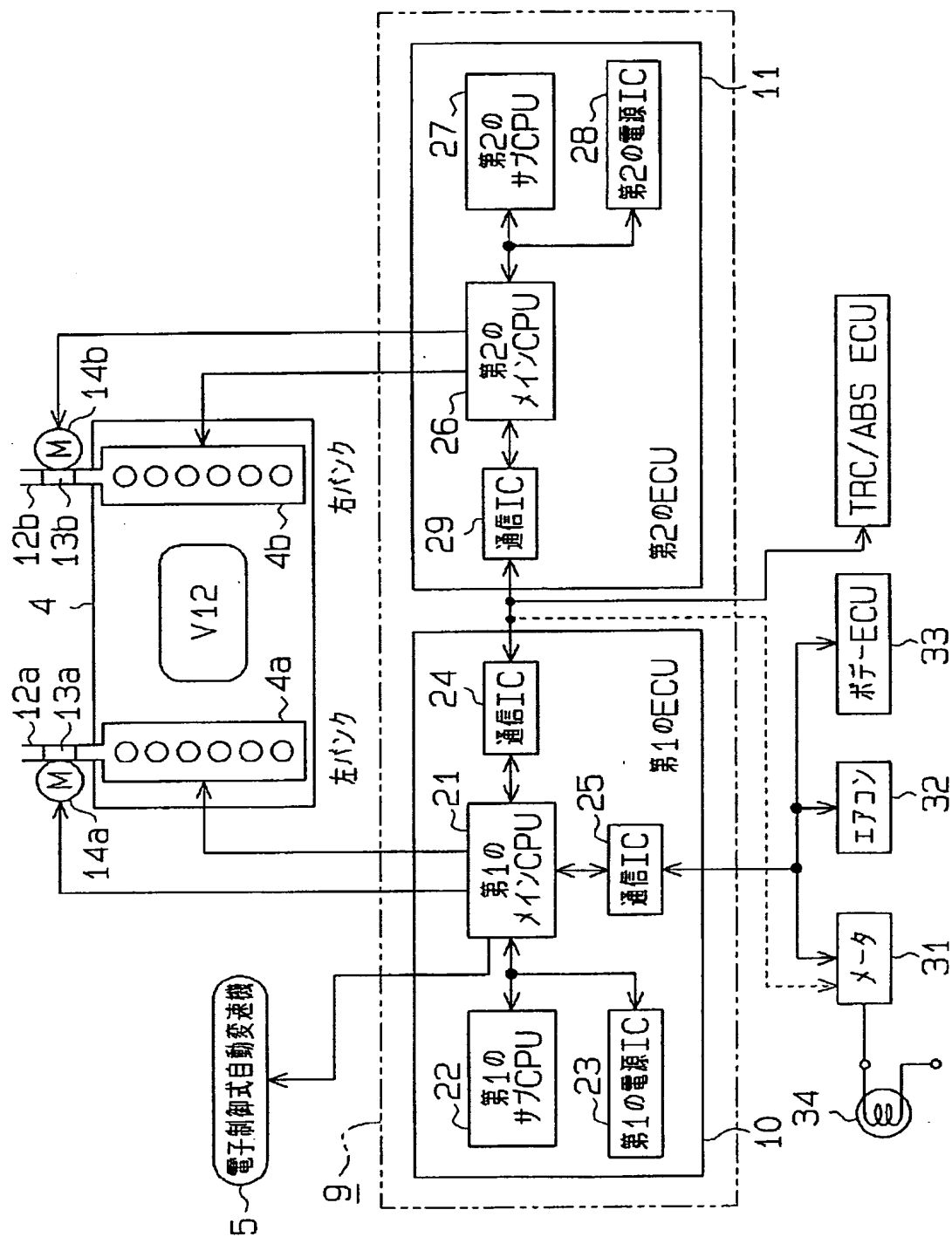
[Drawing 2]



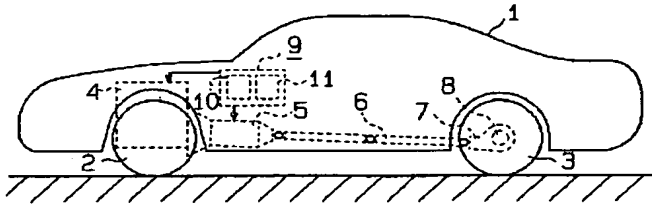
[Drawing 3]



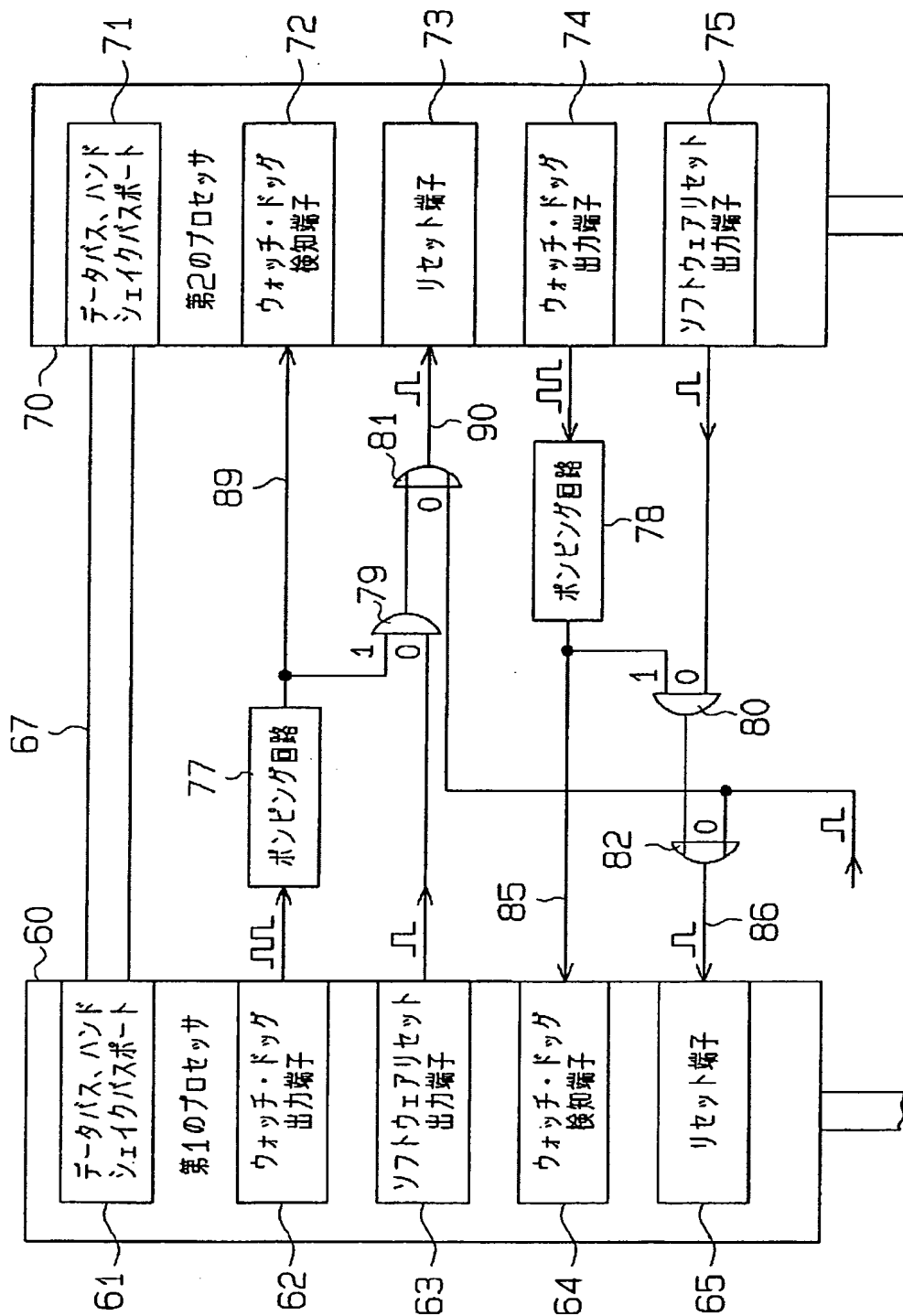
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]

特開平9-151780

(43) 公開日 平成9年(1997)6月10日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
F 0 2 D 45/00	3 7 4		F 0 2 D 45/00	3 7 4 C
B 6 0 R 16/02	6 5 0		B 6 0 R 16/02	6 5 0 J
	6 6 0			6 6 0 G
G 0 6 F 11/30		7313-5B	G 0 6 F 11/30	F

審査請求 未請求 請求項の数2 O L (全 16 頁)

(21) 出願番号 特願平7-315376

(22) 出願日 平成7年(1995)12月4日

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市トヨタ町1番地

(72) 発明者 岡本 正人

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

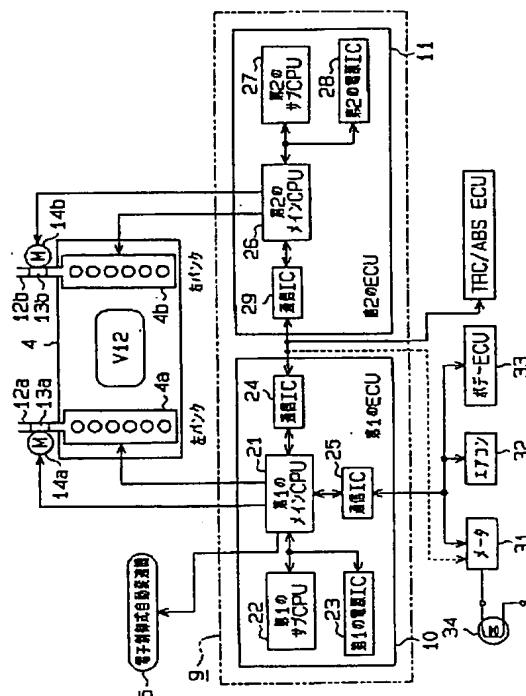
(74) 代理人 弁理士 恩田 博宣

(54) 【発明の名称】 車両用電子制御装置

(57) 【要約】

【課題】 車両の各種制御対象を機能的に分担して司る互いに独立した一対の電子制御ユニット (ECU) を有する電子制御装置において、各 ECU の異常を適正に検出し、その異常箇所を具体的に特定すること。

【解決手段】 ECU 10, 11 毎にメイン CPU 21, 26 とサブ CPU 22, 27 を設ける。両 CPU 21, 26, 22, 27 は互いに動作状態を監視し合う。メイン CPU 21, 26 は自己の ECU 10, 11 が正常なときランパルス信号を通信線を介して相手側の ECU 11, 10 に送る。ECU 10, 11 は両 CPU 21, 26, 22, 27 が正常なとき、別のランパルス信号を通信線を介して相手側の ECU 11, 10 に送る。ECU 10, 11 は、相手側の ECU 11, 10 から送られる二つのランパルス信号を監視することにより、相手側の ECU 11, 10 の異常を検出する。



【特許請求の範囲】

【請求項 1】 車両の運転に係る各種制御対象を機能的に分担して司る互いに独立した第 1 及び第 2 のコンピュータを備え、前記各コンピュータが各々の動作状態を互いに監視し合うようにした車両用電子制御装置において、

前記各コンピュータの間で制御に必要な所定のデータを遣り取りするための通信線と、

前記各コンピュータの間で前記動作状態の監視に必要な所定の信号を遣り取りするための監視線と、

前記各コンピュータ毎に設けられ、所定の制御対象を機能的に分担して司るためのメインプロセッサと、

前記各コンピュータ毎に設けられ、同一コンピュータにおける前記メインプロセッサの動作状態を監視するためのサブプロセッサと、

前記各コンピュータにおいて前記メイン及びサブのプロセッサのそれぞれに設けられ、互いに監視に必要な所定の信号を遣り取りすることにより相手側のプロセッサの動作状態を監視するための監視手段と、

前記各コンピュータ毎に設けられ、自己のコンピュータが正常であるときに、一定周期毎に反転する第 1 の動的な信号を前記所定のデータと共に前記通信線を介して遣り取りするための通信手段と、

前記各コンピュータ毎に設けられ、前記メイン及びサブのプロセッサにおける前記各監視手段が相手側のプロセッサの動作状態を正常と示すときには、一定周期毎に反転する第 2 の動的な信号を前記監視線を介して相手側のコンピュータへ出力し、前記各監視手段が相手側のプロセッサの動作状態を正常と示さないときには、前記第 2 の動的な信号以外の信号を前記監視線を介して相手側のコンピュータへ出力するための監視結果出力手段と、

前記各コンピュータ毎に設けられ、前記通信線及び前記監視線を介して送られる第 1 及び第 2 の動的な信号を監視することにより、相手側のコンピュータの異常を検出するための異常検出手段とを備えたことを特徴とする車両用電子制御装置。

【請求項 2】 請求項 1 に記載の車両用電子制御装置において、

前記各コンピュータ毎に設けられ、前記監視結果出力手段が前記第 2 の動的な信号以外の信号を相手側のコンピュータへ出力するときに、自己のコンピュータが異常であるものとして自己の制御対象の動作を制限するための制限手段を備えたことを特徴とする車両用電子制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は車両の運転に関する各種制御に適用される電子制御装置に係る。詳しくは、車両のエンジン制御を含む各種制御対象を機能的に分担して司る複数のコンピュータを備えてなる電子制御

装置に関する。

【0002】

【従来の技術】 従来より、車両に搭載されるエンジン、変速機及びサスペンション等の機器を電子的に制御するようにした周知の電子制御装置がある。この種の電子制御装置は入力信号処理回路、演算回路、出力信号処理回路（駆動回路）及び電源回路等を含む演算制御回路からなる。ここで、エンジン制御を含む各種制御対象を機能的に複数のコンピュータに分担して各コンピュータに個々の制御対象を独立して制御するようにした電子制御装置がある。複数のコンピュータを有する電子制御装置では、各コンピュータの動作状態を互いに監視し合うことにより、装置全体の動作状態を監視することが可能である。

【0003】 特開昭 63-183254 号公報は二つのコンピュータ（プロセッサ）を有するコンピュータシステムの監視装置を開示する。図 6 に示すように、この監視装置を構成する二つの第 1 及び第 2 のプロセッサ 60, 70 はそれぞれデータベース、ハンドシェイクバスのポート 61, 71 を備え、両ポート 61, 71 がデータ線及び制御線 67 を介して互いに接続される。各プロセッサ 60, 70 は互いに相手のプロセッサ 70, 60 へ動的な監視信号、即ち一定周期毎に反転する矩形波信号を出力するための専用のウォチ・ドッグ出力端子 62, 74 をそれぞれ有する。各プロセッサ 60, 70 は互いに相手側のプロセッサ 70, 60 に静的なリセット信号、即ちハイレベル又はロウレベルの信号を出力するための専用のソフトウェアリセット出力端子 63, 75 をそれぞれ有する。各プロセッサ 60, 70 は各ウォッチドック出力端子 62, 74 から出力される監視信号を対応するボンピング回路 77, 78 を介してアンドゲート 79, 80 へ出力する。同じく、各プロセッサ 60, 70 はリセット出力端子 63, 75 からの静的なリセット信号を対応するアンドゲート 79, 80 へ出力する。各プロセッサ 60, 70 は各ボンピング回路 78, 77 から出力される監視信号をリード線 85, 89 を介して入力するウォッチドック検知端子 64, 72 を有する。各プロセッサ 60, 70 は対応する各アンドゲート 80, 79 等から出力される信号をオアゲート 82, 81 及びリード線 86, 90 を介して入力するリセット端子 65, 73 をそれぞれ有する。各プロセッサ 60, 70 は各々の端子 64, 72, 65, 73 で得られる監視信号及びリセット信号に基づきお互いの動作状態を監視し合い、エンジン等で異常が発生した場合にその異常を特定する。

【0004】

【発明が解決しようとする課題】 ところが、上記公報の監視装置では、各ボンピング回路 77, 78 と各ウォッチドック検知端子 72, 64 との間、各アンドゲート 79, 80 と各リセット端子 73, 65 との間の各リード

線 8 9, 8 5, 9 0, 8 6 がそれぞれハイレベル又はロウレベルの静的な信号を通じさせる。このため、各リード線 8 9, 8 5, 9 0, 8 6 が断線或いは短絡した場合に、各リード線 8 9, 8 5, 9 0, 8 6 から各端子 7 2, 6 4, 7 3, 6 5 に入力されるべき見掛け上の信号がロウレベル又はハイレベルの状態に固定される。このため、各プロセッサ 6 0, 7 0 は、各リード線 8 9, 8 5, 9 0, 8 6 が断線又は短絡しているにも拘らず、その異常を異常として検知することができず、更にはその異常の種類を特定することができない。

【0005】例えば、プロセッサ 7 0 のリセット端子 7 3 には、正常時にリード線 9 0 を通じてロウレベルの信号が入力される。このリード線 9 0 が短絡した状態で、且つ第 2 のプロセッサ 7 0 が何らかの原因で正常な動作をしなくなった場合、第 1 のプロセッサ 6 0 は第 2 のプロセッサ 7 0 の出力端子 7 4 からウォッチドック信号が出力されないことを検知端子 6 4 により検知し、そのプロセッサ 7 0 の異常を検知する。このとき、第 1 のプロセッサ 6 0 は第 2 のプロセッサ 7 0 の動作をリセットすべくそのリセット出力端子 6 3 からリセット信号を出力する。しかし、リード線 9 0 が短絡していることから、第 1 のプロセッサ 6 0 は相手が異常であることを指示するためのハイレベルのリセット信号を第 2 のプロセッサ 7 0 のリセット端子 7 3 に入力させることができない。この結果、第 2 のプロセッサ 7 0 における異常動作を直ちに止めることができない。

【0006】この発明は前述した事情に鑑みてなされたものであって、その目的は、車両のエンジン制御を含む各種制御対象を機能的に分担して司る一対のコンピュータを備えてなる電子制御装置において、各コンピュータが互いに動作状態を監視し合うことにより、各コンピュータにおける異常の発生を適正に検出すると共に、その異常箇所を具体的に特定することを可能にした車両用電子制御装置を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するために、請求項 1 に記載の第 1 の発明では、図 1 に示すように、車両 M 1 の運転に係る各種制御対象を機能的に分担して司る互いに独立した第 1 及び第 2 のコンピュータ M 2, M 3 を備え、各コンピュータ M 2, M 3 が各々の動作状態を互いに監視し合うようにした車両用電子制御装置において、各コンピュータ M 2, M 3 の間で制御に必要な所定のデータを遣り取りするための通信線 M 4 と、各コンピュータ M 2, M 3 の間で動作状態の監視に必要な所定の信号を遣り取りするための監視線 M 5 と、各コンピュータ M 2, M 3 毎に設けられ、所定の制御対象を機能的に分担して司るためのメインプロセッサ M 6 と、各コンピュータ M 2, M 3 毎に設けられ、同一コンピュータ M 2, M 3 におけるメインプロセッサ M 6 の動作状態を監視するためのサブプロセッサ M 7 と、各コン

ピュータ M 2, M 3 においてメイン及びサブのプロセッサ M 6, M 7 のそれぞれに設けられ、互いに監視に必要な所定の信号を遣り取りすることにより相手側のプロセッサ M 7, M 6 の動作状態を監視するための監視手段 M 8 と、各コンピュータ M 2, M 3 毎に設けられ、自己のコンピュータ M 2, M 3 が正常であるときに、一定周期毎に反転する第 1 の動的な信号を所定のデータと共に通信線 M 4 を介して遣り取りするための通信手段 M 9 と、各コンピュータ M 2, M 3 毎に設けられ、メイン及びサブのプロセッサ M 6, M 7 における各監視手段 M 8 が相手側のプロセッサ M 7, M 6 の動作状態を正常と示すときには、一定周期毎に反転する第 2 の動的な信号を監視線 M 5 を介して相手側のコンピュータ M 3, M 2 へ出力し、各監視手段 M 8 が相手側のプロセッサ M 7, M 6 の動作状態を正常と示さないときには、第 2 の動的な信号以外の信号を監視線 M 5 を介して相手側のコンピュータ M 3, M 2 へ出力するための監視結果出力手段 M 1 0 と、各コンピュータ M 2, M 3 毎に設けられ、通信線 M 4 及び監視線 M 5 を介して送られる第 1 及び第 2 の動的な信号を監視することにより、相手側のコンピュータ M 3, M 2 の異常を検出するための異常検出手段 M 1 1 とを備えたことを趣旨とする。

【0008】上記の構成によれば、各コンピュータ M 2, M 3 において、メインプロセッサ M 6 は車両 M 1 の運転に係る各種制御対象を独立して司り、サブプロセッサ M 7 はメインプロセッサ M 6 の動作状態を監視する。各プロセッサ M 6, M 7 に設けられた監視手段 M 8 は相手側の監視手段 M 8 からの信号に基づき相手側のプロセッサ M 7, M 6 の動作状態を監視する。ここで、各監視手段 M 8 が相手側のプロセッサ M 7, M 6 の動作状態を正常と示すときには、監視結果出力手段 M 1 0 は第 2 の動的な信号、即ち両プロセッサ M 6, M 7 が正常であることを示す信号を監視線 M 5 を介して相手側のコンピュータ M 3, M 2 へ出力する。これに対し、各監視手段 M 8 が相手側のプロセッサ M 7, M 6 の動作状態を正常と示さないときには、監視結果出力手段 M 1 0 は第 2 の動的な信号以外の信号、即ち両プロセッサ M 6, M 7 の少なくとも一方が異常であることを示す信号を監視線 M 5 を介して相手側のコンピュータ M 3, M 2 へ出力する。一方、通信手段 M 9 は、自己のコンピュータ M 2, M 3 が正常であるときには、第 1 の動的な信号を通信線 M 4 を介して相手側のコンピュータ M 3, M 2 へ送る。自己のコンピュータ M 2, M 3 が正常でないときには、第 1 の動的な信号が相手側のコンピュータ M 3, M 2 へ送られない。異常検出手段 M 1 1 は、通信線 M 4 及び監視線 M 5 を介して送られる第 1 及び第 2 の動的な信号の有無を監視することにより、相手側のコンピュータ M 3, M 2 の異常を検出する。

【0009】従って、異常検出手段 M 1 1 で監視される第 1 の動的な信号の有無と、第 2 の動的な信号の有無を

5

組み合わせることにより、相手側のコンピュータM3、M2における異常が検出され、相手側のコンピュータM3、M2におけるメインプロセッサM6又はサブプロセッサM7に関する異常、通信線M4又は監視線M5に関する異常がそれぞれ特定される。

【0010】上記の目的を達成するために、請求項2に記載の第2の発明では、図1に示すように、第1の発明の構成において、各コンピュータM2、M3毎に設けられ、監視結果出力手段M10が第2の動的な信号以外の信号を相手側のコンピュータM3、M2へ出力するとき

に、自己のコンピュータM2、M3が異常であるものとして自己の制御対象の動作を制限するための制限手段M12を備えたことを趣旨とする。

【0011】上記の構成によれば、監視結果出力手段M10が第2の動的な信号以外の信号を出力するとき、制限手段M12は自己のコンピュータM2、M3が異常であるものとして自己の制御対象の動作を制限する。従って、自己のコンピュータM2、M3の異常に起因して制御対象が誤って動作することが抑えられる。

【0012】

【発明の実施の形態】以下、この発明の車両用電子制御装置を自動車に具体化した一つの実施の形態を図面を参照して詳細に説明する。

【0013】図5はこの実施形態における自動車1を示す概略図である。この自動車1は操舵輪2及び駆動輪3を備え、その前部にはV型で12気筒を有するエンジン4が搭載される。エンジン4の出力軸（図示しない）に連結された電子制御式自動変速機5はプロペラシャフト6、ディファレンシャルギア7及びドライブシャフト8を介して駆動輪3に連結される。自動車1に搭載された電子制御装置9は第1及び第2のコンピュータとしての第1及び第2の電子制御ユニット（ECU）10、11を備える。各ECU10、11は自動車1の運転に係る各種制御対象、即ちエンジン4の制御及び自動変速機5の制御等を機能的に分担して互いに独立して司る。併せて、各ECU10、11は各々の動作が正常な状態であるか否かを互いに監視し合う。

【0014】図4は電子制御装置9の構成と、その装置9の制御対象であるエンジン4及び自動変速機5等のシステムを概略的に示す。エンジン4の左右各バンク4a、4bはそれぞれ6つの気筒を有する。各バンク4a、4bに対応して設けられた二つの吸気通路12a、12bは、各バンク4a、4bの各気筒へ外気を導入する。各吸気通路12a、12bに設けられたリンクレス型のスロットルバルブ13a、13bはモータ14a、14bによりそれぞれ駆動される。各バルブ13a、13bは各バンク4a、4bの各気筒に導かれる外気をそれぞれ調節する。各バンク4a、4b毎に設けられた燃料供給装置（図示しない）は、各バンク4a、4bの各気筒に供給される燃料量をそれぞれ調整する。各バンク

6

4a、4b毎に設けられた点火装置（図示しない）は、各バンク4a、4bの各気筒における空気と燃料との混合気の点火時期をそれぞれ調整する。自動変速機5は4段に変速可能な構成を有する。

【0015】第1のECU10はメインプロセッサとしての第1の中央処理装置（CPU）21、サブプロセッサとしての第1のサブCPU22、第1の電源集積回路（IC）23及び二つの通信IC24、25を備える。メインCPU21はエンジン4の左バンク4aに関する制御と、自動変速機5の制御とを独立して司る。サブCPU22はメインCPU21の動作状態を監視する。電源IC23は各CPU21、22に電力を供給すると共に、メインCPU21の動作状態を監視する。各通信IC24、25は第1のECU10に含まれない他の回路とメインCPU21との間で制御に必要な所定のデータ及びその他の信号の遣り取りを独自に行う。

【0016】第2のECU11はメインプロセッサとしての第2のメインCPU26、サブプロセッサとしての第2のサブCPU27、第2の電源IC28及び一つの通信IC29を備える。メインCPU26はエンジン4の右バンク4bに関する制御を独立して司る。サブCPU27はメインCPU26の動作状態を監視する。ここで、第1及び第2のサブCPU22、27は、扱い得る最大情報量を1ビットとする簡易な構成を有する。電源IC28は各CPU26、27に電力を供給すると共に、メインCPU26の動作状態を監視する。通信IC29は第1のECU10における通信IC24との間で制御に必要な所定のデータ及びその他の信号の遣り取りを独自に行う。

【0017】第1のECU10における第1のメインCPU21は、通信IC25を介して自動車1のインパネ（図示しない）に設けられたメータ31の表示と、自動車1に搭載されたエアコン32と、ボデーECU33との間で互いの制御に必要な情報等を遣り取りする。メータ31は警告ランプ34の制御を司る。電子制御装置9に異常が発生した場合、第1又は第2のECU10、11はそのことを検出し、その検出結果をメータ31へ出力する。メータ31はその検出結果を受けて警告ランプ34を駆動する。

【0018】図2、3は第1及び第2のECU10、11の詳しい構成を示す。但し、両図においては、図4に示される各通信IC24、25、29が省略される。各ECU10、11は第1及び第2の外部出力端子41a、41b、42a、42b、並びに第1及び第2の外部入力端子43a、43b、44a、44bをそれぞれ備える。

【0019】第1のECU10の第1の外部出力端子41aと第2のECU11の第1の外部入力端子44aとの間には、第1の通信線45が接続され、同じく第1のECU10の第1の外部入力端子43aと第2のECU

11の第1の外部出力端子42aとの間には、第2の通信線46が接続される。これら二つの通信線45、46は、各ECU10、11の間で制御に必要な所定のデータをやり取りするための本発明の通信線に相当する。これら通信線45、46には、両ECU10、11の間で制御に必要な通信データが流れるが、各メインCPU21、26が故障した場合には、データ内容が不定となるか、若しくはデータが出力されない。

【0020】第1のECU10の第2の外部入力端子43bと第2のECU11の第2の外部出力端子42bとの間には、第1の監視線47が接続される。同じく第1のECU10の第2の外部出力端子41bと第2のECU11の第2の外部入力端子44bとの間には、第2の監視線48が接続される。これら二つの監視線47、48は、各ECU10、11の間で動作状態の監視に必要な所定の信号をやり取りするための本発明の監視線に相当する。

【0021】図2に示すように、第1のECU10はメインCPU21、サブCPU22及び電源IC23の他に、オアゲート35及び異常判定回路36を備える。この異常判定回路36は、左バンク4aの燃料供給装置のための駆動回路及びスロットルバルブ13aのモータ14aのための駆動回路（図示しない）にそれぞれ接続される。

【0022】第1のメインCPU21は通信データ出力端子51、通信データ入力端子52、ECU異常判定入力端子53、サブCPU判定出力端子54、リセット入力端子55、ウォッチドッグ出力端子56、ウォッチドッグ検出端子57及び警告ランプ出力端子58を備える。

【0023】第1のサブCPU22はメインCPU判定出力端子61、ウォッチドッグ出力端子62及びウォッチドッグ検出端子63を備える。第1の電源IC23はリセット出力端子71及びウォッチドッグ検出端子72を備える。

【0024】図3に示すように、第2のECU11はメインCPU26、サブCPU27及び電源IC28の他に、オアゲート37及び異常判定回路38を備える。この異常判定回路38は、右バンク4bに対応する燃料供給装置のための駆動回路及びスロットルバルブ13bのモータ14bのための駆動回路（図示しない）にそれぞれ接続される。

【0025】このECU11において、第2のメインCPU26は通信データ出力端子81、通信データ入力端子82、ECU異常判定入力端子83、サブCPU判定出力端子84、リセット入力端子85、ウォッチドッグ出力端子86、ウォッチドッグ検出端子87及び警告ランプ出力端子88を備える。

【0026】第2のサブCPU27はメインCPU判定出力端子91、ウォッチドッグ出力端子92及びウォッ

チドッグ検出端子93を備える。第2の電源IC28はリセット出力端子101及びウォッチドッグ検出端子102を備える。

【0027】上記のように両ECU10、11は互いに同じ基本構成を有する。従って、以下の説明では、第1のECU10の構成だけを説明し、第2のECU11の構成については、第1のECU10の説明に準ずるものとして、その説明を省略する。第2のECU11の構成については、第1のECU10の説明を第2のECU11の構成に置き換えることにより容易に理解することができる。

【0028】第1のECU10において、メインCPU21の出力端子56はサブCPU22及び電源IC23の検出端子63、72にそれぞれ接続される。メインCPU21は一定周期毎に反転するウォッチドッグパルス信号をその出力端子56からサブCPU22及び電源IC23の検出端子63、72へそれぞれ出力する。メインCPU21の動作が正常である場合、出力端子56から出力されるパルス信号は正常であり、その動作が異常である場合には、そのパルス信号が異常となる。サブCPU22は検出端子63により検出されるパルス信号を監視し、そのパルス信号に基づいてメインCPU21が正常であるか否かを判定する。

【0029】サブCPU22の出力端子62はメインCPU21の検出端子57に接続される。サブCPU22は一定周期毎に反転するウォッチドッグパルス信号を出力端子62からメインCPU21の検出端子57へ出力する。サブCPU22の動作が正常である場合、出力端子62から出力されるパルス信号は正常であり、その動作が異常である場合には、そのパルス信号が異常となる。メインCPU21は検出端子57により検出されるパルス信号を監視し、そのパルス信号に基づいてサブCPU22が正常であるか否かを判定する。

【0030】この実施形態で、ウォッチドッグ出力端子56及びウォッチドッグ検出端子57を含むメインCPU21、並びにウォッチドッグ出力端子62及びウォッチドッグ検出端子63を含むサブCPU22は、本発明の監視手段を構成する。即ち、両CPU21、22は互いに監視に必要なウォッチドッグパルス信号を出力端子56、62及び検出端子57、63を介してやり取りすることにより、相手側のCPU22、21の動作状態を監視し合う。


【0031】電源IC23の出力端子71はメインCPU21の入力端子55に接続される。電源IC23はその検出端子72により検出されるパルス信号を監視し、そのパルス信号に基づいてメインCPU21が正常であるか否かを判定する。電源IC23はメインCPU21が異常であると判定した場合、その出力端子71からメインCPU21の入力端子55へメインCPU21の動作を強制的に停止させるためのリセット信号を出力す

る。この場合、メインCPU 21に対する給電を強制的に停止させることになる。

【0032】メインCPU 21の出力端子51は外部出力端子41aに接続される。メインCPU 21は、第2のECU 11において各種制御の実行に必要な所定の通信データを出力端子51から出力する。この通信データはメインCPU 21が正常である場合にそのことを示す本発明における第1の動的な信号としてのランパルス信号を含む。このランパルス信号は一定周期毎に反転する動的な信号よりなる。この通信データは外部出力端子41aから通信線45を介して第2のECU 11の外部入力端子44aへ送られ、第2のメインCPU 26の通信データ入力端子82に入力される。

【0033】同じくメインCPU 21の入力端子52は外部入力端子43aに接続される。メインCPU 21は、上記に準じて第2のECU 11の出力端子81から出力され、外部出力端子42a、通信線46及び外部入力端子43aを介して送られる所定の通信データを入力*

第1のメインCPUの通信データ出力端子から
出力される通信データの一覧 (関係分)

第1のメインCPU 判定信号	正常時: 一定周期毎に反転するランパルス信号  異常時: ハイ又はロウ不定
第1のサブCPU 判定信号	正常時: ロウ 異常時: ハイ
監視線及び 周辺回路判定信号	正常時: ロウ 異常時: ハイ

【0036】

30 【表2】

第2のメインCPUの通信データ出力端子から
出力される通信データの一覧 (関係分)


第2のメインCPU 判定信号	正常時: 一定周期毎に反転するランパルス信号  異常時: ハイ又はロウ不定
第2のサブCPU 判定信号	正常時: ロウ 異常時: ハイ
監視線及び 周辺回路判定信号	正常時: ロウ 異常時: ハイ

表1, 2から分かるように、メインCPU判定信号は各メインCPU 21, 26が正常である場合、一定周期毎に反転を繰り返すランパルス信号となり、各メインCPU 21, 26が異常である場合、ハイ又はロウのレベルで不定の信号となる。

【0037】サブCPU判定信号は各ウォッチドッグ検出端子57, 87の入力内容に基づき判定される各サブCPU 22, 27に関する判定結果を示す。各サブCPU 22, 27が正常である場合、その判定信号はロウレ

50

*端子52に入力する。入力された通信データは、第2のECU 11の第2のメインCPU 26が正常である場合にそのことを示すランパルス信号を含む。つまり、この入力端子52には、両ECU 10, 11がお互いに制御の整合を図るために遣り取りされるべき相手側の制御に関する所定のデータが入力される。これと同時に、入力端子52には、相手側のECU 11のメインCPU 26の動作状態に関する監視結果を示すランパルス信号が入力される。この実施形態で、出力端子51及び入力端子52を含むメインCPU 21は、本発明の通信手段に相当する。

【0034】ここで、第1及び第2のECU 10, 11におけるメインCPU 21, 25の出力端子51, 82からそれぞれ出力される通信データの一覧を以下の表1及び表2に示す。

【0035】

【表1】

ベルとなり、各サブCPU 22, 27が異常である場合、その判定信号はハイレベルとなる。

【0038】監視線及び周辺回路判定信号は各異常判定入力端子53, 83の入力内容に基づき判定される各監視線47, 48等に関する判定結果を示す。各監視線47, 48等が正常である場合、その判定信号はロウレベルとなり、各監視線47, 48等が異常である場合、その判定信号はハイレベルとなる。

【0039】第1のECU 10において、メインCPU

21の判定出力端子54はオアゲート35の第1の入力端子に接続される。メインCPU21はサブCPU22が正常であると判定した場合に一定周期毎に反転するランパルス信号を、サブCPU22が異常であると判定した場合にハイレベルの信号をそれぞれ判定出力端子54からオアゲート35へ出力する。

【0040】サブCPU22の判定出力端子61はオアゲート35の第2の入力端子に接続される。サブCPU22はメインCPU21が正常であると判定した場合にロウレベルの信号を、メインCPU21が異常であると判定した場合にハイレベルの信号をそれぞれ判定出力端子61からオアゲート35へ出力する。

【0041】オアゲート35の出力端子は外部出力端子41b及び異常判定回路36にそれぞれ接続される。サブCPU22が正常であることを示すランパルス信号と、メインCPU21が正常であることを示すロウレベルの信号がそれぞれオアゲート35に入力された場合、オアゲート35は第1のECU10が正常であることを示す正規のランパルス信号を監視信号として出力する。このランパルス信号は本発明の第2の動的な信号に相当する。一方、サブCPU22が異常であることを示すハイレベルの信号、或いはメインCPU21が異常であることを示すハイレベルの信号が入力された場合、オアゲート35は第1のECU10が異常であることを示すハイレベルの信号を監視信号として出力する。これら監視信号は外部出力端子41bから監視線48を介して第2のECU11の外部入力端子44bへ送られ、更にメインCPU27の異常判定入力端子83に入力される。

【0042】この実施形態で、判定出力端子54を含むメインCPU21、判定出力端子61を含むサブCPU*

*22及びオアゲート回路35は、本発明の監視結果出力手段に相当する。即ち、各CPU21、22の判定出力端子54、61から出力される信号が相手側の各CPU21、22の動作状態を正常と示すときには、オアゲート35は一定周期毎に反転する正規のランパルス信号を監視信号として監視線48を介して相手側の第2のECU11へ出力する。各CPU21、22の判定出力端子54、61から出力される信号が相手側の各CPU21、22の動作状態を正常と示さないときには、オアゲート35はランパルス信号以外のハイレベルの信号を監視信号として監視線48を介して相手側の第2のECU11へ出力する。

【0043】メインCPU21の異常判定入力端子53は外部入力端子43bに接続される。メインCPU21は、上記に準じて第2のECU11のオアゲート37から出力され、出力端子42b、第1の監視線47及び外部入力端子43bを介して送られる監視信号を異常判定入力端子53に入力する。メインCPU21はこの監視信号と、通信データ入力端子52に入力される通信データを監視することにより、相手側のECU11に関する異常を判定する。ここで、監視信号の内容と通信データの内容とを組み合わせることにより、異常箇所の特定を図ることができる。

【0044】以下の表3は、第1及び第2のECU10、11において各メインCPU21、25に入力される通信データ及び監視信号の内容等と、判定される異常箇所との関係を示す。

【0045】

【表3】

異常箇所	通信データ			監視信号
	メインCPU 判定信号	サブCPU 判定信号	監視線及び 周辺回路判定信号	
メインCPU	異常	不定	不定	異常
サブCPU	正常	異常	正常	異常
通信線	異常	不定	不定	正常
監視線 及び周辺回路	正常	正常	異常	異常

表3から分かるように、通信データに含まれるメインCPU判定信号、サブCPU判定信号及び監視線及び周辺

回路判定信号の内容と、監視信号の内容とを組み合わせる。この組み合わせにより、異常箇所がメインCPU 21, 26であるか、サブCPU 22, 27であるか、通信線 45, 46であるか、或いは監視線 47, 48及び周辺回路であるかを各々特定することができる。

【0046】第1のECU10において、メインCPU 21は相手側のECU11に異常を検出した場合、警告ランプ34を駆動させるために、警告ランプ出力端子58から所定の制御信号を出力する。メータ31はこの制御信号を受けて警告ランプ34を点灯させる。

【0047】この実施形態で、上記の警告ランプ出力端子58を含むメインCPU 21は、本発明の異常検出手段に相当する。即ち、メインCPU 21は通信線 46及び監視線 47を介して送られるランパルス信号を監視することにより、相手側のECU11の異常を検出するのである。

【0048】一方、オアゲート35から出力される監視信号は異常判定回路36に入力される。異常判定回路36は、その監視信号に基づき、自己のECU10が正常であるか否かを判定する。そして、自己のECU10が異常であると判定した場合、異常判定回路36は左バンク4aで燃料カットを行うために、所定の制御信号を燃料供給装置の駆動回路へ出力する。同時に、異常判定回路36は、自己のECU10が異常であると判定した場合、左バンク4aでスロットルバルブ13aを全閉にするために、所定の制御信号をモータ14aの駆動回路へ出力する。

【0049】この実施形態で、異常判定回路36は、オアゲート35がハイレベルの信号を出力するときに、自己のECU10が異常であるものと判定し、自己の制御対象である左バンク4aの燃料供給装置及びスロットルバルブ13aの動作を制限するための本発明の制限手段に相当する。

【0050】以上説明したように、この実施形態の構成によれば、各ECU10, 11において、各メインCPU 21, 26は自動車1の運転に係る各種制御対象を機能的に分担して司る。即ち、各メインCPU 21, 26はエンジン4の各バンク4a, 4bに係る制御、自動変速機5に係る制御等を機能的に分担して独立して司る。各サブCPU 22, 27は各メインCPU 22, 27の動作状態を監視する。メインCPU 21, 26とサブCPU 22, 27は互いに相手側から出力されるウォッチドッグパルス信号に基づき相手側の動作状態を監視する。

【0051】ここで、メインCPU 21, 26及びサブCPU 22, 27が、互いに相手側の動作状態を正常と示すときには、オアゲート35, 37はメインCPU 21, 26及びサブCPU 22, 27が共に正常であることを示す正規のランパルス信号を監視信号として監視線 47, 48を介して自己のECU10, 11から相手側

のECU11, 10へ出力する。

【0052】これに対し、メインCPU 21, 26又はサブCPU 22, 27が相手側の動作状態を正常と示さないときには、オアゲート35, 37はメインCPU 21, 26及びサブCPU 22, 27の少なくとも一方が異常であることを示すハイレベルの信号を監視信号として監視線 47, 48を介して自己のECU10, 11から相手側のECU11, 10へ出力する。

【0053】一方、メインCPU 21, 26は自己ECU10, 11が正常であるときには、ランパルス信号を含む通信データを通信線 45, 46を介して相手側のECU11, 10へ送る。メインCPU 21, 26は自己のECU10, 11が正常でないときには、ハイレベル又はロウレベルで一定の信号を含む通信データを相手側のECU11, 10へ送る。

【0054】そして、メインCPU 21, 26は、通信線 45, 46及び監視線 47, 48を介して送られる通信データ及び監視信号を監視し、それら信号の内容により相手側のECU11, 10等の異常を検出し、その異常箇所を判定する。この実施形態では、メインCPU 21, 26において監視される通信データ中のランパルス信号の有無と、監視信号におけるランパルス信号の有無とを組み合わせることにより、相手側のECU11, 10におけるメインCPU 21, 26又はサブCPU 22, 27に関する異常及び正常、並びに通信線 45, 46又は監視線 47, 48に関する異常及び正常がそれぞれ特定される。この結果、各ECU10, 11における異常を適正に検出することができ、その異常箇所をメインCPU 21, 26、サブCPU 22, 27、通信線 45, 46及び監視線 47, 48等に分けて具体的に判定することができる。この場合、各ECU10, 11において、サブCPU 22, 27が異常を起こしている場合、自己のECU10, 11におけるメインCPU 21, 26がその異常を判定することになる。これに対し、各ECU10, 11において、メインCPU 21, 26が異常を起こしている場合には、相手側のECU11, 10におけるメインCPU 26, 21がその異常を判定することになる。

【0055】この実施形態の構成によれば、各ECU10, 11においてオアゲート35, 37がハイレベルの監視信号を出力するときに、異常判定回路36, 38が自己のECU10, 11が異常であるものと判定し、自己のECU10, 11が担当する制御対象の動作を制限する。具体的には、エンジン4の各バンク4a, 4bの気筒に対し、燃料カットにより燃料の供給を停止させ、スロットルバルブ13a, 13bを全閉にすることにより外気の導入を停止させる。

【0056】従って、自己のECU10, 11の異常に起因して制御対象が誤って動作することが抑えられる。例えば、第1のECU10においてのみ異常が発生した

場合、同ECU10は異常判定回路36によりそのことを判定し、左バンク4aの気筒に対する燃料の供給と外気の導入を中止させ、左バンク4aの各気筒における混合気の燃焼を休止させる。このため、左バンク4aの各気筒が、異常を起こしたECU10によって誤って制御されて運転されることがない。この場合、右バンク4bの各気筒は正常な第2のECU11により制御されて運転されることから、エンジン4が停止することはない。従って、自動車1の走行中に上記異常が発生した場合、エンジン4について左バンク4aの運転が休止されるだけで、右バンク4bの運転のみが続けられる。このため、エンジン4が運転者の意思に沿わず必要以上の出力をもって運転されることがなく、その一方で運転者は必要に応じて自動車1の走行を続けさせることができる。つまり、異常を伴うECU10の制御対象に係る機能を無効化することができ、その一方で正常な残りのECU11の制御対象に係る機能を有効化することができるのである。

【0057】この実施形態の構成によれば、各ECU10、11が相手側のECU11、10の異常を検出したときに、警告ランプ34が点灯される。このため、自動車1の運転者に対してECU10、11の異常を直ちに知らせることができる。この結果、各ECU10、11に係る異常に早期に対処することができる。

【0058】この実施形態の構成によれば、各ECU10、11において、各メインCPU21、26に異常が発生した場合、各電源IC23、28によりメインCPU21、26への給電が停止される。従って、異常を起こしたメインCPU21、26が担当する制御対象につき、その運転が直ちに休止され、その運転が誤って制御されることを未然に防止することができる。

【0059】つまり、この実施形態の構成によれば、各ECU10、11で異常が発生した場合、相手側のECU11、10がその異常を検出し、警告ランプ34を点灯させて運転者にその異常の発生を知らせる。しかし、各ECU10、11は相手側のECU11、10の制御対象につき、その制御を停止させるような指令を出すことはない。各ECU10、11は自己の異常については自己の異常判定回路36、38によりその異常を判定し、自己の制御対象のみについて制御を停止させる。このため、自己のECU10、11に異常が発生している場合に、相手側のECU11、10の制御を誤って停止させることがない。

【0060】この実施形態の構成によれば、各ECU10、11がエンジン4の左右各バンク4a、4bに係る制御対象を各々独立して制御すると共に、通信線45、46に係る断線等の異常を判定することができる。従って、通信線45、46に異常が発生した場合、相手側のECU11、10がそれを確実に判定して警告ランプ34を点灯させることができ、各ECU10、11が自己

の制御対象を確実に制御することができる。このため、通信線45、46に異常が発生した場合、その異常が警告ランプ34の点灯により運転者に報知されるよりも前に、各ECU10、11に不具合が発生することはない。

【0061】この実施形態の構成では、各ECU10、11毎に各メインCPU21、26に加えてそれらを監視するサブCPU22、27が設けられる。ここで、サブCPU22、27に要求される能力は高くなく、単に1ビットの情報容量を備えたもので充分である。従って、サブCPU22、27が加わることによって、各ECU10、11の構成が複雑になったり、高価になったりすることはない。

【0062】尚、この発明は次のような別の実施の形態に具体化することもできる。以下の別の実施形態でも、前記実施形態と同等の作用及び効果を得ることができる。

(1) 前記実施形態では、両ECU10、11の間に一对の通信線45、46を設けて通信データをやり取りするようにした。これに対し、これらの通信線45、46の機能を一本のバスラインに負担させてシリアル通信をもって行うようにしてもよい。

【0063】(2) 前記実施形態では、各ECU10、11において異常判定回路36、38が制御を停止させる対象を燃料供給装置及びリンクレス型のスロットルバルブ14a、14bとした。これに対し、各異常判定回路36、38が制御を停止させる対象を上記二つの制御対象中の何れか一方としてもよい。

【0064】(3) 前記実施形態では、各ECU10、11において異常判定回路36、38が制御を停止させる対象を燃料供給装置及びリンクレス型のスロットルバルブ14a、14bとした。これに対し、リンクレス型のスロットルバルブ14a、14bに係るモータ13a、13bの電源のみを燃料供給装置とは別系統とし、各メインCPU21、26に異常が発生した場合に、各モータ13a、13bに対する給電を停止させるようにしてもよい。

(4) 前記実施形態では、各ECU10、11において各メインCPU21、26及び各サブCPU22、27の監視結果を受けた各オアゲート35、37の判定出力に基づき各異常判定回路36、38が自己のECU10、11の異常を判定するようにした。これに対し、各ECU10、11において各サブCPU22、27の監視結果を直接受けて各異常判定回路36、38が自己のECU10、11の異常を判定するようにしてもよい。何故なら、各サブCPU22、27は、各メインCPU21、26の動作に異常が発生した場合に、それに応じた信号を出力するからであり、メインCPU21、26に異常を来しているときにその制御対象の制御を制限すればよいからである。

【0065】(5) 前記実施形態では、各 ECU 10, 11 において各メイン CPU 21, 26 の動作状態を各電源 IC 23, 28 により監視させ、必要に応じて各電源 IC 23, 28 に各メイン CPU 21, 26 に対する給電を停止させるようにしたが、これら電源 IC 23, 28 を省略することもできる。

【0066】更に、上記各実施の形態には、特許請求の範囲に記載した技術的思想に係る次のような各種の実施態様が含まれることを、以下にその効果と共に記載する。

(イ) 請求項 1 又は 2 に記載の発明において、前記各コンピュータ毎に、前記メインプロセッサに給電すると共に前記各メインプロセッサの動作状態を監視する電源 IC をそれぞれ設け、前記各電源 IC が前記各メインプロセッサの異常を判定したとき、前記各メインプロセッサに対する給電を停止するように構成した車両用電子制御装置。

【0067】この構成によれば、前記各コンピュータにおいて、自己のメインプロセッサに異常が発生した場合には、メインプロセッサへの給電を停止することにより、そのプロセッサが司る制御を直ちに停止させることができる。

【0068】(ロ) 請求項 2 に記載の第 2 の発明において、前記各種制御対象を V 型エンジンの左右各バンクに係る制御部材の運転とし、前記各コンピュータがそれら各バンク毎の制御部材を独立して制御するように構成した車両用電子制御装置。

【0069】この構成によれば、一方のコンピュータに異常が発生した場合、その異常を正常なコンピュータで検出することができ、異常なコンピュータが司る片バンクの運転を停止させ、正常なコンピュータによって残りの片バンクの運転を継続させ、車両の運転を継続させることができる。

【0070】(ハ) 請求項 1 又は 2 に記載の発明において、前記異常検出手段が相手側のコンピュータの異常を検出したときにその異常を報知するための報知手段を設けた車両用電子制御装置。

【0071】この構成によれば、コンピュータの異常を車両の運転者等に直ちに知らせることができる。尚、この明細書において、発明に係る手段等を以下のように定義する。

【0072】(a) コンピュータとは、情報、命令等の記憶を行うための記憶装置と、四則、論理演算等を実行するための演算装置と、命令を解釈し他の装置を制御するための制御装置と、外部からの情報を入出力するための入出力装置とを少なくとも含むハードウェアを意味し、前記実施形態では各 ECU がこれに相当する。

【0073】(b) プロセッサとは、上記 (a) に記載された 4 つの装置の中で演算装置、制御装置を意味し、前記実施形態ではメイン CPU、サブ CPU がこれに相

当する。

【0074】

【発明の効果】請求項 1 に記載の第 1 の発明によれば、互いに独立した二つのコンピュータ毎に、メインプロセッサとその動作を監視するサブプロセッサとを設け、両プロセッサには、お互いの動作状態を監視し合う監視手段をそれぞれ設ける。各コンピュータ毎に、自己のコンピュータが正常なときに第 1 の動的な信号を通信線を介して相手側のコンピュータと遣り取りする通信手段を設ける。各コンピュータ毎に、各プロセッサの監視手段が相手側のプロセッサの動作を正常とするとき、第 2 の動的な信号を監視線を介して相手側のコンピュータへ出力し、各監視手段が相手側のプロセッサの動作を正常としないときに、第 2 の動的な信号以外の信号を監視線を介して相手側のコンピュータへ出力する監視結果出力手段を設ける。更に、各コンピュータ毎に、通信線及び監視線を介して送られる二つの動的な信号を監視することにより、相手側のコンピュータの異常を検出する異常検出手段を設けている。

【0075】従って、異常検出手段で監視される二つの動的な信号の有無を組み合わせることにより、相手側のコンピュータにおけるメインプロセッサ及びサブプロセッサに関する異常、通信線又は監視線に関する異常がそれぞれ特定される。このため、各コンピュータにおける異常を適正に検出することができ、その異常箇所を具体的に特定することができるという効果を発揮する。

【0076】請求項 2 に記載の第 2 の発明によれば、第 1 の発明の構成に加え、監視結果出力手段が第 2 の動的な信号以外の信号を出力するときに、制限手段が自己のコンピュータが異常であるものとして自己の制御対象の動作を制限するようにしている。

【0077】従って、第 1 の発明の作用に加え、自己のコンピュータの異常に起因して制御対象が誤って動作することが抑えられる。このため、第 1 の発明の効果に加え、異常を伴うコンピュータの制御対象に係る機能を無効化することができ、その一方で正常な残りのコンピュータの制御対象に係る機能を有効化することができるという効果を発揮する。

【図面の簡単な説明】

【図 1】 第 1 及び第 2 の発明の構成を概念的に示す概念構成図。

【図 2】 一実施形態に係る第 1 の ECU の構成を示すブロック図。

【図 3】 同じく第 2 の ECU の構成を示すブロック図。

【図 4】 同じく電子制御装置とその装置の制御対象を示す概略構成図。

【図 5】 同じく自動車を示す概略図。

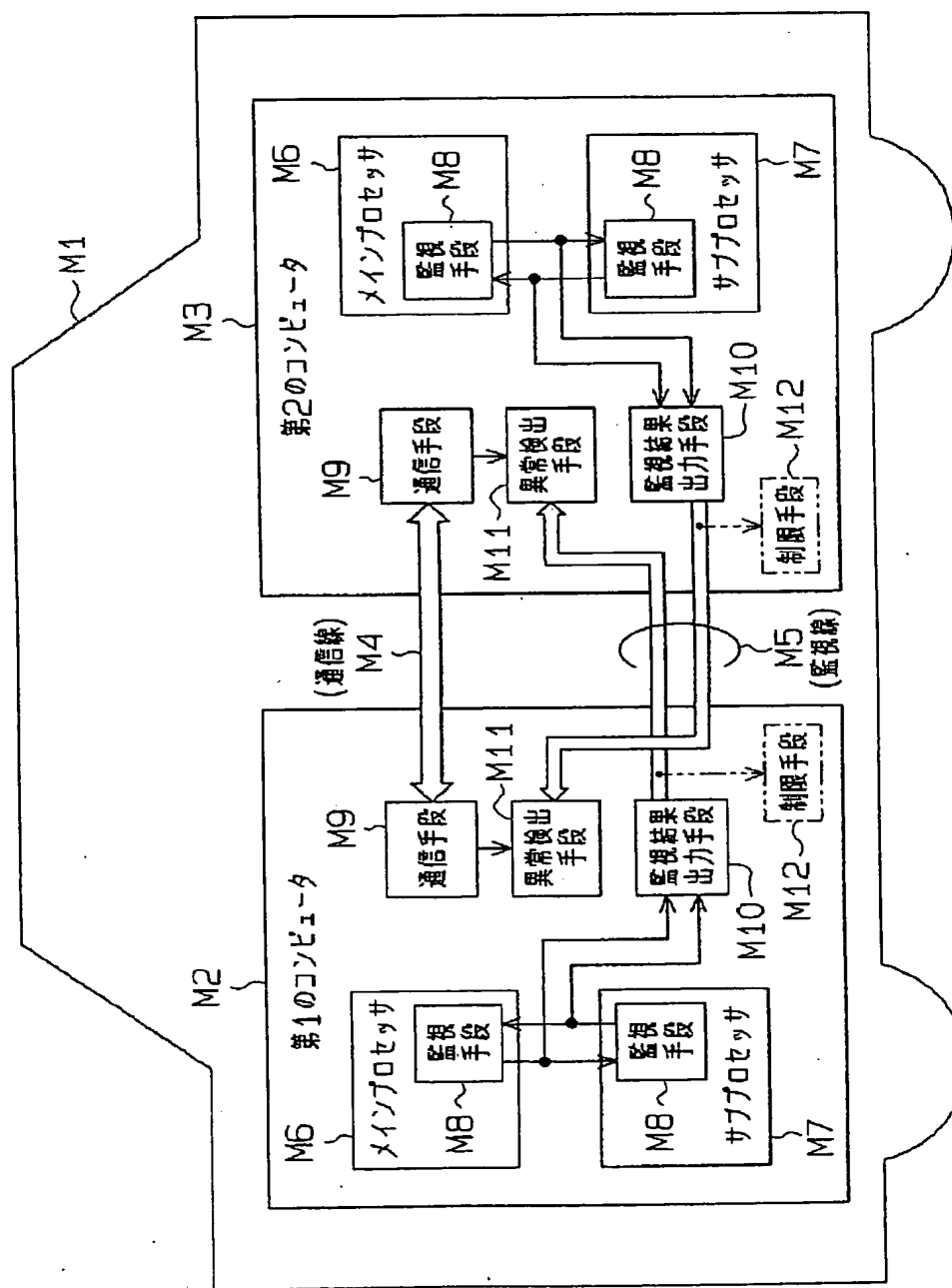
【図 6】 従来のコンピュータシステムの監視装置を示すブロック図。

【符号の説明】

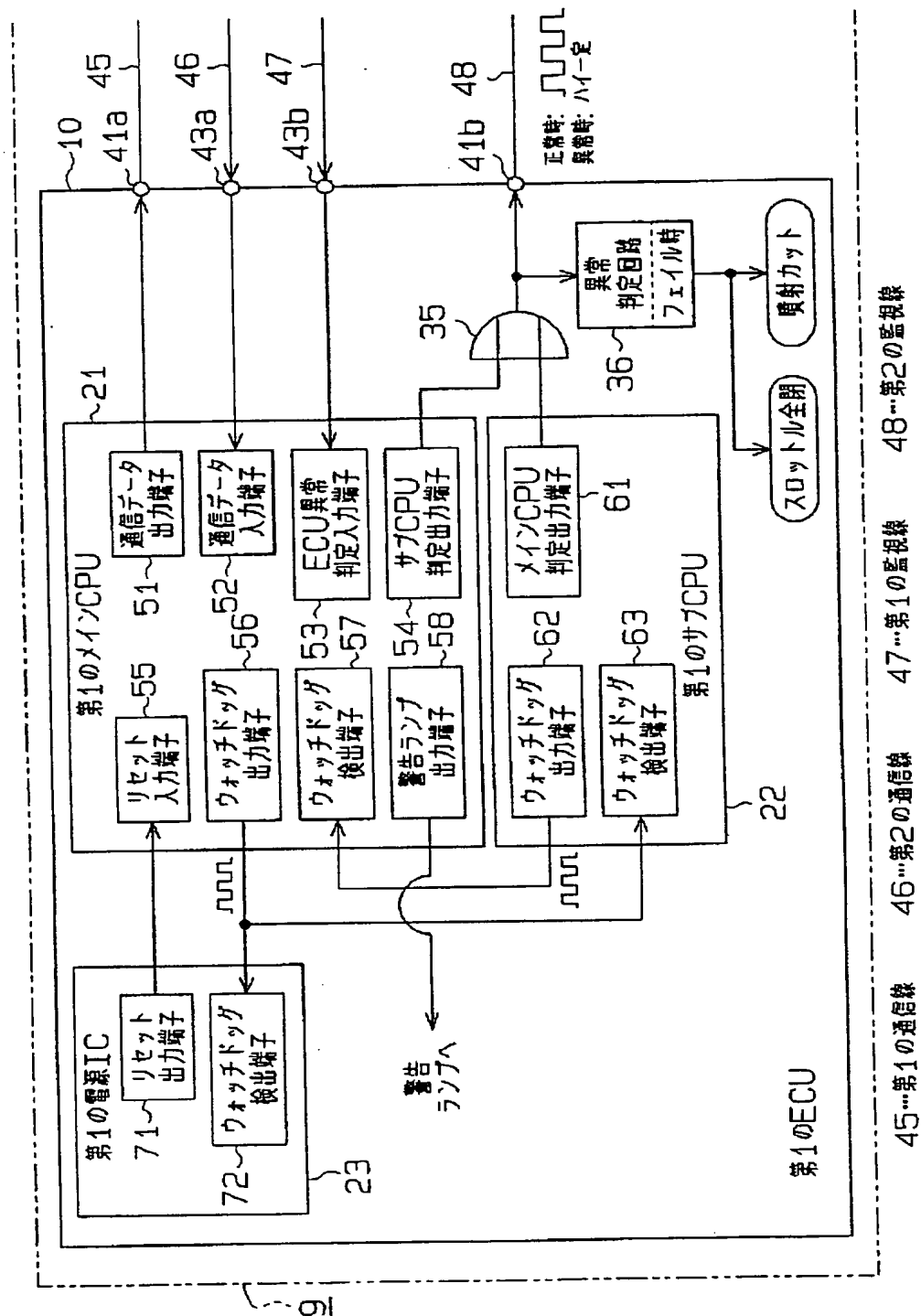
1…車両としての自動車、4…V型12気筒を有するエンジン、4a…左バンク、4b…右バンク、5…電子制御式自動変速機、10…第1のコンピュータとしての第1のECU、11…第2のコンピュータとしての第2のECU、21…メインプロセッサとしての第1のCPU、22…サブプロセッサとしての第1のサブCPU、26…メインプロセッサとしての第2のメインCPU、

27…サブプロセッサとしての第2のサブCPU、34…警告ランプ、35、37…オアゲート、36、38…異常判定回路、45…第1の通信線、46…第2の通信線、47…第1の監視線、48…第2の監視線、51、81…通信データ出力端子、52、82…通信データ入力端子、54、84…サブCPU判定出力端子、57、87…ウォッチドッグ検出端子、58、88…警告ランプ出力端子、61、91…メインCPU判定出力端子。

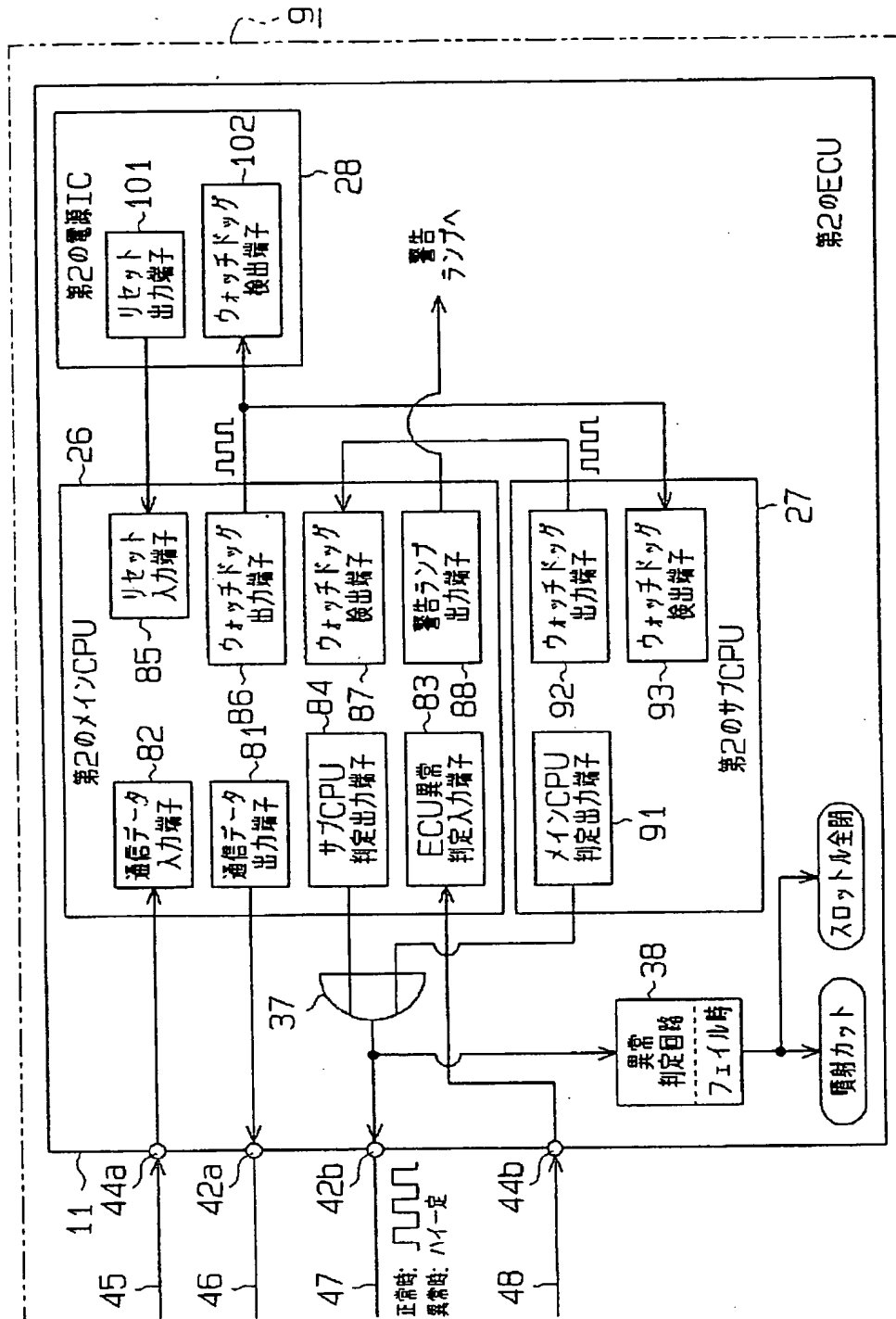
【図1】



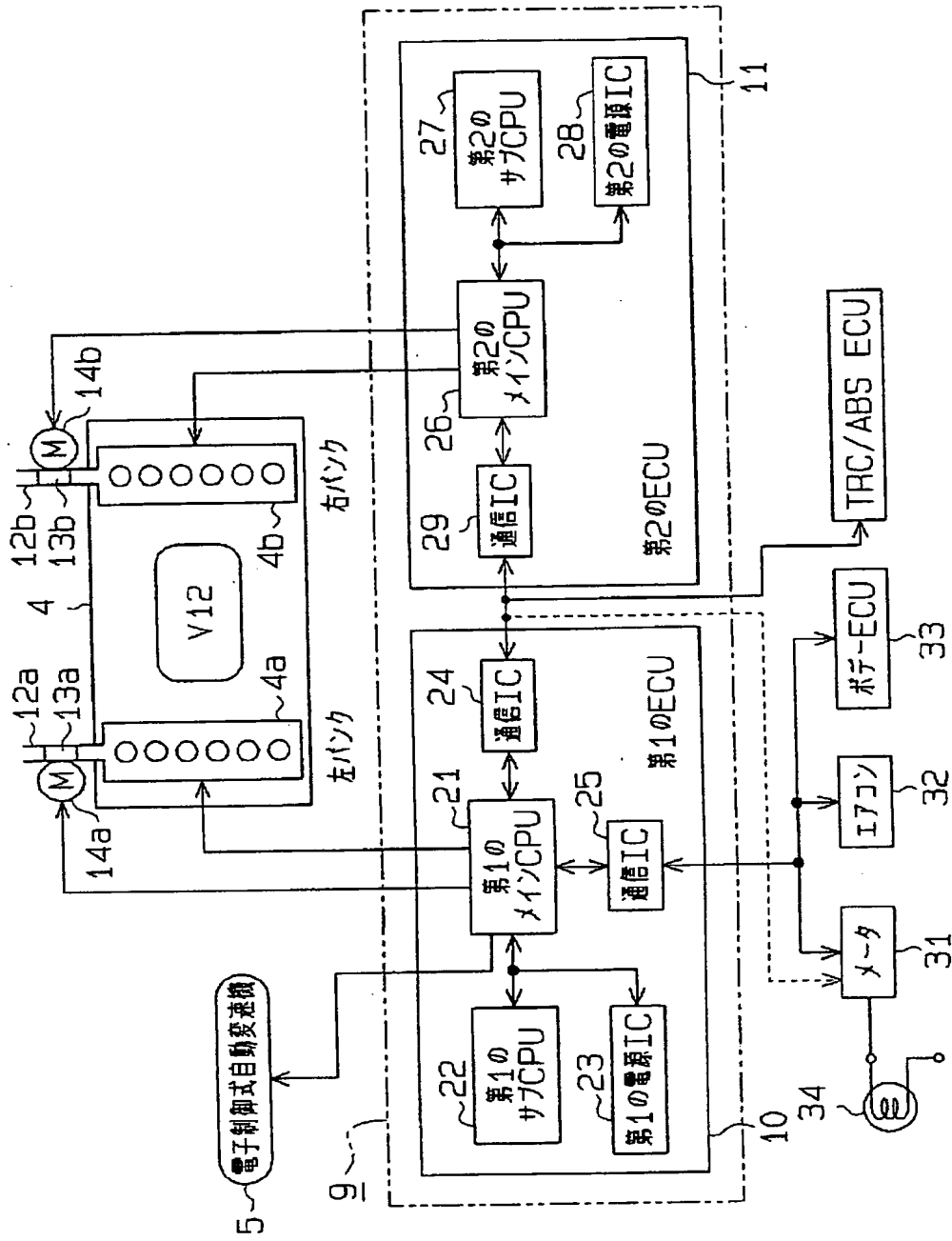
- 12 -



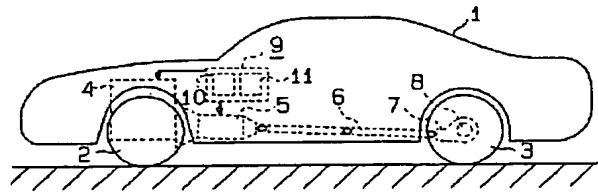
【図3】



【図4】



【図5】



【図6】

